

# QF08X204

## 1T 8051 内核 TK型微控制器

Part No.	Core	FLASH	SRAM	EE	I/O	Timer	PWM	ADC	TK	IIC	UART	Package
QF08X204	1T51	8K	512	128	18	3 x 8bit 1 x 16bit	3 x 2Ch	18 x 12bit	16	1	1	20/16 PIN

### 1 产品特性

#### ➤ 内核

- ☞ 1T51 内核，兼容标准 8051 指令集
- ☞ 内核最高工作频率 16MHz

#### ➤ 存储

- ☞ 8K 字节 FLASH 程序存储器
- ☞ 128 字节 EEPROM 数据存储器
- ☞ IRAM 256 字节，XRAM 256 字节

#### ➤ 复位与启动

- ☞ 内置上电复位 POR
- ☞ 内置掉电复位 BOR，支持 8 档掉电复位 1.6V~4.4V，步进 0.4V
- ☞ 支持外部复位端口 RSTN，低电平复位

#### ➤ 时钟

- ☞ 外部 32K-20MHz 晶体振荡器 XOSC
- ☞ 内部 32MHz 高精度振荡器 HRC ( 出厂校准精度  $\leq \pm 1\%$ ，全温工作精度  $\leq \pm 2\%$  )
- ☞ 内部 16KHz 低功耗振荡器 LRC，精度  $\leq \pm 10\%$

#### ➤ 调试和编程

- ☞ 单线调试，单线编程

#### ➤ 工作条件

- ☞ VDD=3.0V~5.5V@16M
- ☞ VDD=2.5V~5.5V@8M
- ☞ VDD=1.8V~5.5V@2M
- ☞ 工作温度范围 -40~85°C

#### ➤ 功耗

- ☞ 待机睡眠功耗典型功耗 3uA@3.3V
- ☞ 8MHz@5V 运行功耗典型 5mA

#### ➤ 端口

- ☞ 最多支持 18 个 I/O 端口，所有端口支持独立弱上拉和弱下拉控制，可同时开启上拉和下拉
- ☞ P10-P16 支持最大灌电流 80mA，P00-P07 支持拉电流 4 档可配置
- ☞ 支持 8 个外部中断唤醒，可复用到 18 端口

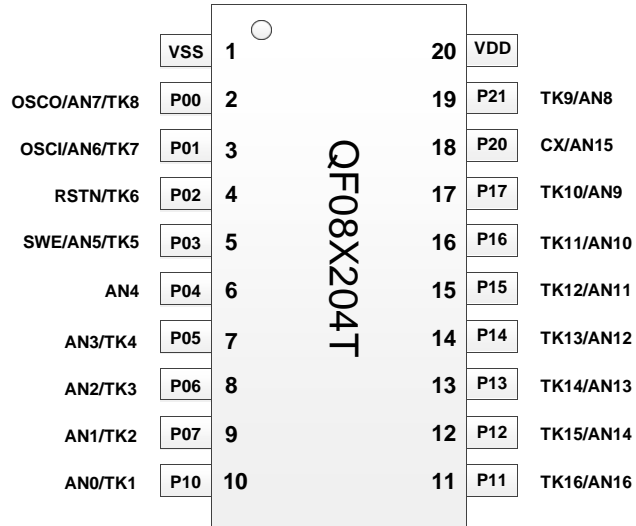
#### ➤ 外设

- ☞ 2 路 8 位定时器 TMR0/TMR1，可级联
  - ☞ 1 路 8 位定时器/计数器 TMR2
  - ☞ 1 路 16 位定时/计数器 TMR3
  - ☞ 3 组独立 12+3 位 PWM，每组支持 2 路互补或同相输出，其中 PWM2 可配置成 CAP 捕捉模式
  - ☞ 16 通道 TouchKey
  - ☞ 最多可实现 55 个按键的梯形扫描网络，支持待机键扫描唤醒，待机功耗 3uA
  - ☞ 18 通道 12 位 SAR ADC，其中 1 路通道用于 VDD 检测
  - ☞ 内置多档参考电压，出厂校准精度  $\leq \pm 1.5\%$
  - ☞ LVD 低电压检测，支持对 VDD 8 档低电压检测，步进电压为 0.4V；支持外部管脚输入 LVD 检测，比较电压 0.5V
  - ☞ 1 路 IIC，支持 7 位地址主从模式
  - ☞ 1 路 UART
- #### ➤ 封装类型
- ☞ TSSOP20/SOP16

## 2 管脚配置

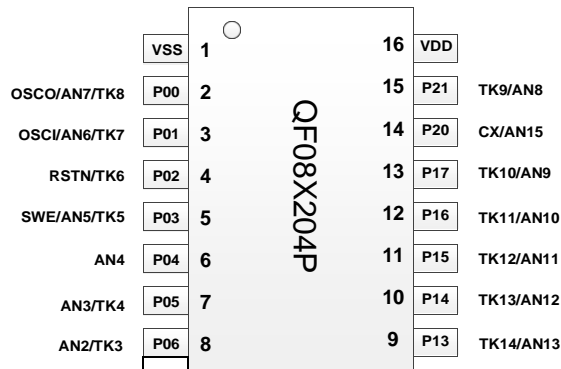
### 2.1 管脚顶视图

#### QF08X204TF(TSSOP20)



图表 1 QF08X204TF 封装顶视图

#### QF08X204PE(SOP16)



图表 2 QF08X204PE 封装顶视图

注：QF08X204 系列产品实现逻辑复用功能全管脚映射，参见章节 2.2 管脚复用表

**2.2 管脚复用表**

Pin	FUN0	FUN1	FUN2	FUN3	FUN4	FUN5	FUN6	FUN7	AD	TK	EINT	其他	驱动配置
P00	IO	PWM00	TX	SCK	CAP	T2IN/T2O	T3G	CKO	AN7	TK8	EINT0	OSCO	4 档拉电流
P01	IO	PWM01	RX	SDA	STP	T3IN/T3O	T3G	SCK	AN6	TK7	EINT1	OSCI	4 档拉电流
P02	IO	PWM10	TX	SCK	STP	T0O	CKO	SDA		TK6	EINT2	RSTN	4 档拉电流
P03	IO	PWM11	RX	SCK	CAP	T3IN/T1O	T3G	S0	AN5	TK5	EINT3	SWE	4 档拉电流
P04	IO	PWM20	TX	SDA	RX	T2IN/T2O	T3G	S1	AN4	—	EINT4	—	4 档拉电流
P05	IO	PWM21	RX	SCK	T0O	T3IN/T3O	T3G	S2	AN3	TK4	EINT5	—	4 档拉电流
P06	IO	PWM00	TX	SDA	T1O	T2IN/T2O	T3G	S3	AN2	TK3	EINT6	—	4 档拉电流
P07	IO	PWM01	RX	SCK	CAP	T3IN/T0O	T3G	S4	AN1	TK2	EINT7	—	4 档拉电流
P10	IO	PWM10	TX	SDA	CAP	T3IN/T3O	T3G	S5	AN0	TK1	EINT0	—	2 档灌电流
P11	IO	PWM11	RX	SCK	CAP	T2IN/T2O	T3G	S6	AN16	TK16	EINT1	—	2 档灌电流
P12	IO	PWM20	TX	SDA	CAP	T3IN/T1O	T3G	S7	AN14	TK15	EINT2	—	2 档灌电流
P13	IO	PWM21	RX	SCK	CAP	T3IN/T3O	T3G	S8	AN13	TK14	EINT3	—	2 档灌电流
P14	IO	PWM00	TX	SDA	STP	T1O	—	S9	AN12	TK13	EINT4	—	2 档灌电流
P15	IO	PWM01	RX	SCK	—	—	—	—	AN11	TK12	EINT5	LVDIN	2 档灌电流
P16	IO	PWM10	TX	SDA	—	—	—	—	AN10	TK11	EINT6	—	2 档灌电流
P17	IO	PWM11	RX	SCK	—	—	—	—	AN9/ADVP	TK10	EINT7	—	—
P20	IO	PWM20	RX	SDA	—	—	—	—	AN15	CX	EINT0	—	—
P21	IO	PWM21	TX	SCK	STP	T1O	—	CKO	AN17	TK9	EINT1	—	—

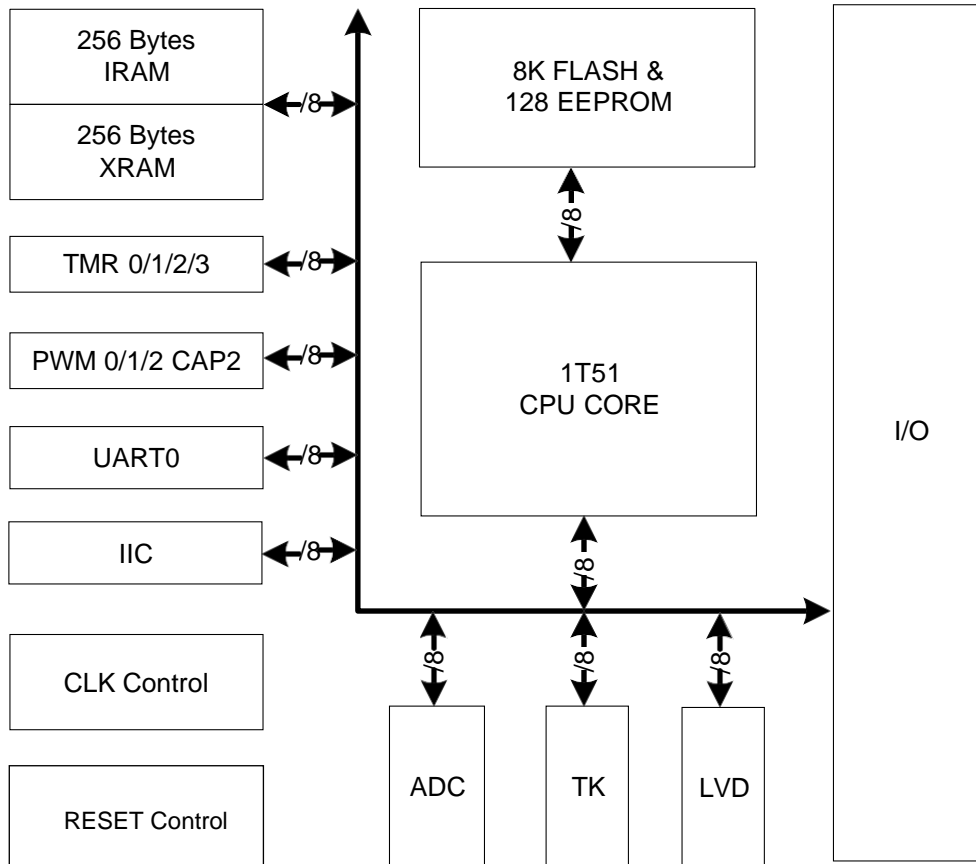
图表 3 端口逻辑复用表

### 2.3 管脚复用功能说明

符号	类型	描述	备注
Pn0~Pn7	IO	8 位双向 IO 端口	支持上下拉电阻，支持中断唤醒
PWMn0/1	O	PWM 输出端口	支持同相或互补输出
TnO	O	TIMER 比较输出	比较输出
TnG	I	TIMER 计数门控管脚	
TnIN	I	TIMER 外部时钟输入	
CAP	I	捕捉模式下为捕捉输入	
TXn	O	UART 发送端口	
RXn	I	UART 接收端口	
SCL	I	IIC 时钟线	
SDA	IO	IIC 数据线	
CLKO	O	系统时钟输出	
EINTn	I	外部中断输入端口	支持睡眠唤醒
SWE	IO	单线仿真烧录端口	
RSTN	I	外部复位输入端口	输入低电平复位
AN0~AN17	A	ADC 模拟输入通道	
ADVP	A	ADC 外部正端参考电压输入	
TK1~TK16, CX	A	触摸按键和触摸充电电容	
LVDIN	A	LVD 模拟检测端口	比较电压 0.5V
OSCI	A	外部振荡器输入	
OSCO	A	外部振荡器输出	

图表 4 端口描述表

### 3 功能框图



图表 5 功能框图

## 4 电气特性

### 4.1 极限参数

存储温度 $T_{STG}$ .....	-55°C ~ 125°C
供电极限电压 $V_{DD}-V_{SS}$ .....	-0.3V ~ 6.5V
输入极限电压 $V_{IN}$ .....	$V_{SS}-0.3V \sim V_{DD}+0.3V$
VDD 最大承载电流 $I_{VDD}$ .....	100mA
VSS 最大承载电流 $I_{VSS}$ .....	100mA

### 4.2 工作条件

符号	描述	最小值	最大值	单位
$F_{SYS\_CLK}$	3.0~5.5V 系统工作频率	—	16M	Hz
	2.5~5.5V 系统工作频率	—	8M	Hz
	1.8~5.5V 系统工作频率	—	2M	Hz
VDD	工作电压	1.8	5.5	V
$T_A$	工作温度	-40	85	°C
$t_{VDD}$	VDD 上电斜率			us/V

### 4.3 DC 特性

\* 以下参数均为设计值,

典型值测试基本条件： $T_A=25^{\circ}C$ ， $V_{DD}=3V$ ，电流测试时 I/O 输出无负载，I/O 输入不浮空

符号	描述	最小值	典型值	最大值	单位	条件
VDD	供电电压	1.8	—	5.5	V	—
$I_{DDH}$	高速工作电流	—	10	—	mA	$F_{SYS\_CLK}=16MHz @5V$
$I_{DDM}$	中频工作电流	—	5	—	mA	$F_{SYS\_CLK}=8MHz @5V$
$I_{DDL}$	低速工作电流	—	15	25	uA	$F_{SYS\_CLK}=16KHz$
$I_{DDS}$	待机电流	—	1	10	uA	进入 PD 模式，所有功能关闭
$V_{IL}$	输入低电压	0	—	0.8	V	I/O 均为 SCHMITT 输入特性
$V_{IH}$	输入高电压	1.8	—	VDD	V	I/O 均为 SCHMITT 输入特性
$I_{LK}$	输入漏电流	—	—	$\pm 1$	uA	内部上/下拉电阻关闭
$V_{OL}$	输出低电压	$V_{SS}+0.7$	—	—	V	$I_{OL}=15mA$
$V_{OL}^*$	大电流口输出低电压	$V_{SS}+1.0$	—	—	V	$I_{OL}=80mA$
$V_{OH}$	输出高电压	—	—	$V_{DD}-0.7$	V	$I_{OH}=15mA$
$R_{PU}$	内部上拉电阻	—	30K	—	$\Omega$	—
$R_{PD}$	内部下拉电阻	—	30K	—	$\Omega$	—

#### 4.4 存储器特性

存储	操作	最小值	最大值	单位	条件
FLASH	编程次数	1000	—	—	—
	数据保持时间	10	—	year	85°C
	编程时间	—	0.7	ms	4.5~5.5V
EEPROM	编程次数	10K	—	—	—
	数据保持时间	10	—	year	85°C
	编程时间	—	1.5	ms	2.5~5.5V
SRAM	最低数据保持电压	0.6	—	V	—

## 目录

<b>1</b>	<b>产品特性</b> .....	<b>1</b>
<b>2</b>	<b>管脚配置</b> .....	<b>2</b>
2.1	管脚顶视图.....	2
2.2	管脚复用表.....	3
2.3	管脚复用功能说明 .....	4
<b>3</b>	<b>功能框图</b> .....	<b>5</b>
<b>4</b>	<b>电气特性</b> .....	<b>6</b>
4.1	极限参数.....	6
4.2	工作条件.....	6
4.3	DC 特性 .....	6
4.4	存储器特性.....	7
<b>5</b>	<b>内核</b> .....	<b>13</b>
5.1	描述 .....	13
5.2	内核寄存器.....	13
<b>6</b>	<b>存储</b> .....	<b>15</b>
6.1	程序寻址空间映射 .....	15
6.2	FLASH+EEPROM 存储器 .....	15
6.3	用户配置信息 .....	16
6.4	IAP 操作 .....	19
6.5	数据寻址空间 .....	22
6.6	SFR 映射 .....	23
<b>7</b>	<b>复位</b> .....	<b>29</b>
7.1	描述 .....	29
7.2	复位寄存器.....	30
<b>8</b>	<b>时钟</b> .....	<b>31</b>
8.1	描述 .....	31
8.2	最大工作频率说明 .....	32
8.3	时钟寄存器.....	32
<b>9</b>	<b>低功耗</b> .....	<b>35</b>
9.1	描述 .....	35
9.2	低功耗寄存器 .....	35
<b>10</b>	<b>看门狗定时器 WDT</b> .....	<b>36</b>
10.1	描述 .....	36



10.2 WDT 寄存器 .....	- 36 -
<b>11 中断 .....</b>	<b>- 37 -</b>
11.1 中断向量.....	- 37 -
11.2 中断优先级.....	- 38 -
11.3 中断寄存器.....	- 38 -
11.4 外部端口中断 EINT .....	- 39 -
11.5 定时器/计数器 TMR 中断 .....	- 40 -
11.6 边沿捕捉器 CAP 中断.....	- 41 -
11.7 脉宽调制器 PWM 中断 .....	- 42 -
11.8 异步收发器 UART 中断 .....	- 43 -
11.9 IIC 总线控制器中断 .....	- 44 -
11.10 模拟模块中断.....	- 45 -
<b>12 I/O 端口.....</b>	<b>- 47 -</b>
12.1 描述 .....	- 47 -
12.2 I/O 寄存器.....	- 47 -
<b>13 8 位定时器 TMR0.....</b>	<b>- 53 -</b>
13.1 描述 .....	- 53 -
13.2 TMR0 寄存器 .....	- 53 -
<b>14 8 位定时器 TMR1 (支持级联 TMR0) .....</b>	<b>- 54 -</b>
14.1 描述 .....	- 54 -
14.2 TMR1 寄存器 .....	- 54 -
<b>15 8 位定时器/计数器 TMR2.....</b>	<b>- 55 -</b>
15.1 描述 .....	- 55 -
15.1 TMR2 寄存器 .....	- 55 -
<b>16 16 位定时/计数器 TMR3.....</b>	<b>- 56 -</b>
16.1 描述 .....	- 56 -
16.2 TMR3 寄存器 .....	- 57 -
<b>17 边沿捕捉器 CAP.....</b>	<b>- 59 -</b>
17.1 CAP 寄存器 .....	- 61 -
<b>18 脉宽调制器 PWM.....</b>	<b>- 62 -</b>
18.1 描述 .....	- 62 -
18.2 PWM 寄存器 .....	- 64 -
<b>19 IIC 总线控制器 .....</b>	<b>- 66 -</b>
19.1 描述 .....	- 66 -
19.2 IIC 寄存器.....	- 69 -

<b>20</b>	<b>UART 异步收发器</b> .....	<b>- 72 -</b>
20.1	描述 .....	- 72 -
20.2	UART 寄存器 .....	- 74 -
<b>21</b>	<b>模数转换器 ADC</b> .....	<b>- 76 -</b>
21.1	描述 .....	- 76 -
21.2	ADC 寄存器.....	- 77 -
<b>22</b>	<b>触控按键控制器 TK</b> .....	<b>- 79 -</b>
22.1	描述.....	- 79 -
22.2	TK 功能框图 .....	- 79 -
22.3	TK 寄存器.....	- 80 -
<b>23</b>	<b>梯形按键扫描 KEYS</b> .....	<b>- 82 -</b>
23.1	描述 .....	- 82 -
23.2	扫描.....	- 82 -
23.3	判 键.....	- 83 -
23.4	配置流程.....	- 84 -
23.5	KEYS 寄存器.....	- 85 -
<b>24</b>	<b>内部参考电压 VREF</b> .....	<b>- 86 -</b>
24.1	描述 .....	- 86 -
24.2	VREF 寄存器.....	- 86 -
<b>25</b>	<b>低电压检测 LVD</b> .....	<b>- 87 -</b>
25.1	描述 .....	- 87 -
25.2	LVD 寄存器 .....	- 87 -
<b>26</b>	<b>指令集</b> .....	<b>- 88 -</b>
26.1	算术运算指令 .....	- 88 -
26.2	逻辑操作指令 .....	- 89 -
26.3	数据传送指令 .....	- 90 -
26.4	位操作指令.....	- 91 -
26.5	程序转移指令 .....	- 91 -
<b>27</b>	<b>封装信息</b> .....	<b>- 92 -</b>

## 图表目录

图表 1 QF08X204TF 封装顶视图.....	- 2 -
图表 2 QF08X204PE 封装顶视图 .....	- 2 -
图表 3 端口逻辑复用表.....	- 3 -
图表 4 端口描述表 .....	- 4 -
图表 5 功能框图.....	- 5 -
图表 6 程序存储空间映射图 .....	- 15 -
图表 7 INFO FLASH 映射图.....	- 16 -
图表 8 IAP 操作流程图中 .....	- 19 -
图表 9 数据寻址空间映射图 .....	- 22 -
图表 10 系统时钟源功能框图 .....	- 31 -
图表 11 外部振荡器 XOSC 连接示意图.....	- 31 -
图表 12 中断向量图 .....	- 37 -
图表 13 中断向量表 .....	- 37 -
图表 14 I/O 功能框图.....	- 47 -
图表 15 TMR0 功能框图 .....	- 53 -
图表 16 TMR1 功能框图 .....	- 54 -
图表 17 TMR2 功能框图 .....	- 55 -
图表 18 TMR3 功能框图 .....	- 56 -
图表 19 TMR3 操作流程图中.....	- 57 -
图表 20 捕捉清零模式示例波形图.....	- 59 -
图表 21 捕捉累加模式示例波形图.....	- 59 -
图表 22 CAP 操作流程图中.....	- 60 -
图表 23 PWM 边沿对齐工作示例波形图 .....	- 62 -

图表 24 PWM 中心对齐工作示例波形图 .....	- 63 -
图表 25 PWM 操作流程图中.....	- 63 -
图表 26 IIC 通信等待波形示意图 .....	- 66 -
图表 27 IIC 主控通讯流程图.....	- 67 -
图表 28 IIC 从机通讯流程图.....	- 68 -
图表 29 UART 发送操作流程图中 .....	- 72 -
图表 30 UART 接收操作流程图中 .....	- 73 -
图表 31 ADC 操作流程图中.....	- 76 -
图表 32 TK 功能框图中.....	- 79 -
图表 33 KEYS 键扫矩阵 .....	- 82 -
图表 34 KEYS 扫描波形 .....	- 82 -
图表 35 KEYS 配置流程图中 .....	- 84 -

## 5 内核

### 5.1 描述

芯片采用 1T51 架构 8 位 CPU 内核，兼容标准 8051 指令集。

### 5.2 内核寄存器

#### ACC 累加器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
A<7:0>							

Bit7-0      A<7:0> : 累加器

#### B B 寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
B<7:0>							

Bit7-0      B<7:0> : B 寄存器

#### SP 堆栈指针

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
SP<7:0>							

Bit7-0      SP<7:0> : 堆栈指针

#### DPL 数据指针低 8 位寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
DPTR<7:0>							

Bit7-0      DPTR<7:0> : 数据指针低 8 位

#### DPH 数据指针高 8 位寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
DPTR<15:8>							

Bit7-0      DPTR<15:8> : 数据指针高 8 位

**PSW 状态寄存器**

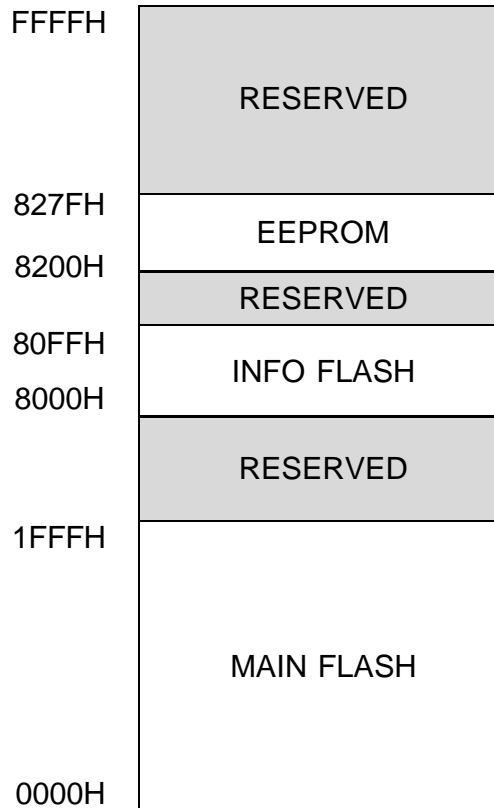
Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	RW-0	RW-00		RW-0	—	RW-0
<b>CY</b>	<b>AC</b>	<b>F0</b>	<b>RS&lt;1:0&gt;</b>		<b>OV</b>	—	<b>P</b>

- Bit7      **CY** : 进位标志位  
           1 : 算数或逻辑运算无进/借位  
           0 : 算数或逻辑运算有进/借位
- Bit6      **AC** : 辅助进位标志位 (用于 BCD 操作)  
           1 : 算数或逻辑运算无辅助进/借位  
           0 : 算数或逻辑运算有辅助进/借位
- Bit5      **F0** : 用户自定义标志位 0
- Bit4-3    **RS<1:0>** : 工作寄存器 R0-R7 bank 选择位  
           11 : bank3 ( 18H~1FH )  
           10 : bank2 ( 10H~17H )  
           01 : bank1 ( 08H~0FH )  
           00 : bank0 ( 00H~07H )
- Bit2      **OV** : 溢出标志位  
           1 : 有符号数运算无溢出  
           0 : 有符号数运算有溢出
- Bit1      保留
- Bit0      **P** : 奇偶标志位  
           1 : 累加器中“1”的个数为奇数  
           0 : 累加器中“1”的个数为偶数

## 6 存储

芯片存储采用 Harvard 架构，即程序寻址空间与数据寻址空间独立。

### 6.1 程序寻址空间映射



图表 6 程序存储空间映射图

### 6.2 FLASH+EEPROM 存储器

#### 数据区 EEPROM

芯片内置 128 字节 EEPROM 存储器用于存储数据。

EEPROM 支持以下操作：

- MOV C 指令读取
- 应用中自编程 IAP 操作
- 烧录器编程 ISP 操作

#### 信息区 INFO FLASH

芯片内置 INFO FLASH 存储器用于存储用户 ID 和用户配置选项。

INFO FLASH 支持以下操作：

- MOV C 指令读取
- 烧录器编程 ISP 操作

### 程序区 MAIN FLASH

芯片内置 8K 字节 MAIN FLASH 存储器用于存储程序代码。

MAIN FLASH 支持以下操作：

- 程序取指
- MOV<sub>C</sub> 指令读取（操作权限受 **CFG\_WD3.IAP\_PRn** 限制）
- 应用中自编程 IAP 操作（操作权限受 **CFG\_WD3.IAP\_PRn** 限制）
- 烧录器编程 ISP 操作（支持硬件代码加密）

### 6.3 用户配置信息

80FFH	reserved
801DH	UID_07
	... ..
8016H	UID_00
	reserved
800DH	CFG_WD3
	reserved
8009H	CFG_WD2
	reserved
8005H	CFG_WD1
	reserved
8001H	CFG_WD0
	reserved

图表 7 INFO FLASH 映射图

用户 ID 和用户配置选项存储于 INFO FLASH。INFO FLASH 通过用户在烧录器界面配置烧录。

#### 用户 ID

用户 ID 共 8 字节 **UID\_00~UID07**，映射于程序程序存储空间 8016H~801DH。用户 ID 存储的信息由用户自行定义。

#### 用户配置选项 CFG\_WDn

用户配置选项共 4 字节 **CFG\_WD0~CFG\_WD3**。



**CFG\_WD0 配置字 0**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
<b>OSCS</b> <1:0>		<b>PWRC</b> <1:0>		<b>WDT_EN</b>	<b>BOR_EN</b>	<b>BORS</b> <1:0>	

Bit7-6 **OSCS**<1:0> : 系统时钟选择位

11 : 上电默认选择 HRC , 软件可配置

10 : 固定选择 HRC

01 : 固定选择 XOSC

00 : P17 输入

Bit5-4 **PWRC**<1:0> : 上电延时选择位

11 : 约 128ms

10 : 约 64ms

01 : 约 16ms

00 : 无上电延时

Bit3 **WDT\_EN** : WDT 使能位

1 : 使能

0 : 关闭

Bit2 **BOR\_EN** : BOR 使能位

1 : 使能

0 : 关闭

Bit1-0 **BORS**<1:0> : BOR 复位电压选择位

11 : 4.2V

10 : 3.8V

01 : 2.8V

00 : 1.6V ( 选择为该档位 BOR 可通过 SOFT\_BOR 软件配置 )

**CFG\_WD1 配置字 1**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
<b>XOSC_MD</b> <7:0>							

Bit7-0 **XOSC\_MD**<7:0> : XOSC 工作模式选择位

HS 模式 : 1011\_1111 ( 外接 16MHz 晶振推荐值 )

LP 模式 : 0010\_0000 ( 外接 32K 晶振推荐值 )

**CFG\_WD2 配置字 2**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
<b>DBG_N</b>	—	<b>RSTN_EN</b>	—	<b>POR_FLTS</b> <1:0>		<b>BOR_FLTS</b> <1:0>	

Bit7 **DBG\_N** : 调试模式使能位

1 : 正常工作模式

0 : 使能调试模式

Bit6 **保留**

Bit5 **RSTN\_EN** : RSTN 复用功能使能位

1 : P21 用作 RSTN 复用功能

0 : P21 用作 I/O 功能

Bit4 **保留**

Bit3-2 **POR\_FLTS**<1:0> : POR 滤波时间选择位

11 : 约 200us      10 : 约 150us  
 01 : 约 100us      00 : 无滤波  
**Bit1-0 BOR\_FLTS<1:0> : BOR 滤波时间选择位**  
 11 : 约 200us      10 : 约 150us  
 01 : 约 100us      00 : 无滤波

**CFG\_WD3 配置字 3**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
<b>IAP_PR3&lt;1:0&gt;</b>		<b>IAP_PR2&lt;1:0&gt;</b>		<b>IAP_PR1&lt;1:0&gt;</b>		<b>IAP_PRO&lt;1:0&gt;</b>	

**Bit7-6 IAP\_PR3<1:0> : MAIN FLASH 地址 1800H~1FFFH 操作权限配置位**  
 11 : IAP 擦写允许, MOVC 指令读取允许  
 10 : IAP 擦写禁止, MOVC 指令读取允许  
 0x : IAP 擦写禁止, MOVC 指令读取禁止  
**Bit5-4 IAP\_PR2<1:0> : MAIN FLASH 地址 1000H~17FFH 操作权限配置位**  
 11 : IAP 擦写允许, MOVC 指令读取允许  
 10 : IAP 擦写禁止, MOVC 指令读取允许  
 0x : IAP 擦写禁止, MOVC 指令读取禁止  
**Bit3-2 IAP\_PR1<1:0> : MAIN FLASH 地址 0800H~0FFFH 操作权限配置位**  
 11 : IAP 擦写允许, MOVC 指令读取允许  
 10 : IAP 擦写禁止, MOVC 指令读取允许  
 0x : IAP 擦写禁止, MOVC 指令读取禁止  
**Bit1-0 IAP\_PRO<1:0> : MAIN FLASH 地址 0000H~07FFH 操作权限配置位**  
 11 : IAP 擦写允许, MOVC 指令读取允许  
 10 : IAP 擦写禁止, MOVC 指令读取允许  
 0x : IAP 擦写禁止, MOVC 指令读取禁止

**CFG\_WD4 配置字 3**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	<b>CLKFLT&lt;2:0&gt;</b>			—	—	—	—

**Bit7 配置为 1**  
**Bit6-4 CLKFLT<2:0> : 主时钟滤波**  
 100 : 推荐使用 其他 : 保留  
**Bit3-0 配置为 1**

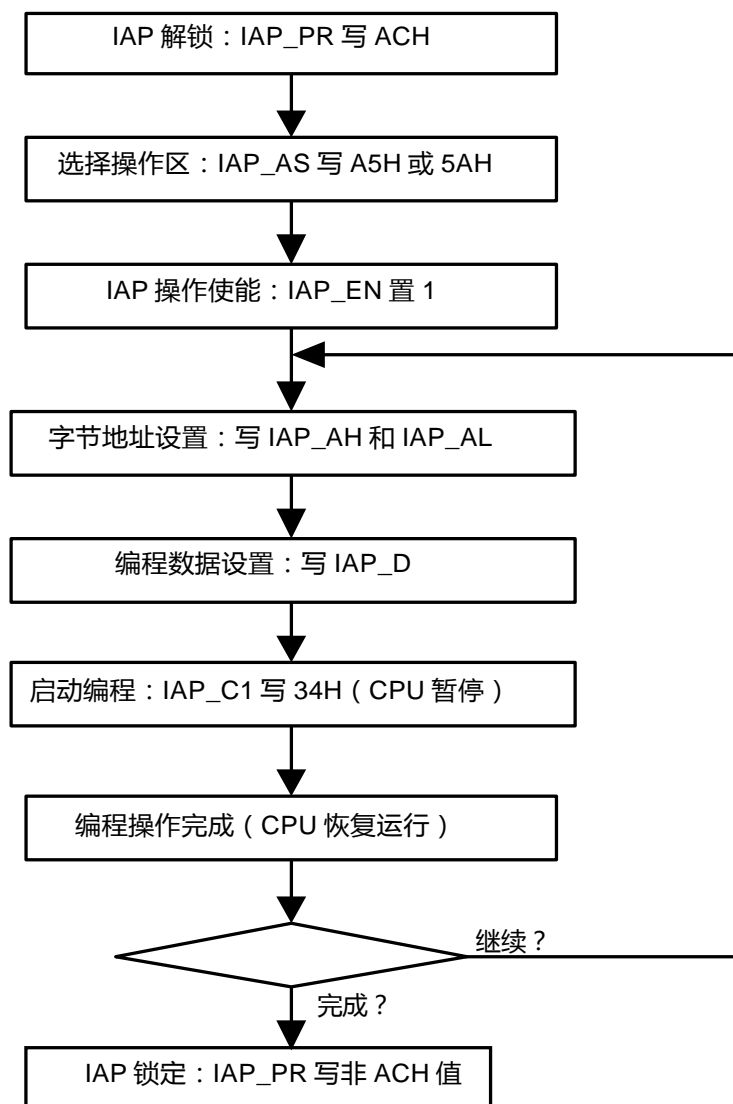
## 6.4 IAP 操作

MAIN FLASH 和 EEPROM 都支持应用中自编程 IAP 操作。地址由 IAP\_AH.IAP\_AL 指定,支持字节改写,无需擦除操作。

IAP 操作包括字节编程,读取校验通过 MOVC 指令完成(MOVC 读取 EEPROM 仅支持 4M 速度读出)。如果主程序运行快于 4M 时,使用寄存器操作读出 EEPROM 数据,字节地址由 IAP\_AH 和 IAP\_AL 指定,编程操作启动时,CPU 自动进入暂停运行状态,直到编程操作完成,CPU 才恢复运行。在此过程中,外设保持当前运行状态,产生的中断请求会置位相应中断标志,但不响应中断服务程序。编程操作完成后,恢复对中断的正常响应。

**需注意的是 MAIN FLASH 编程时间为 0.7ms,EEPROM 编程时间为 1.5ms。**

### IAP 操作流程



图表 8 IAP 操作流程

## IAP 寄存器

为保护 MAIN FLASH 存储器不被异常的程序执行误改动，用户可通过 **CFG\_WD3** 分区设置 IAP 操作权限，同时所有 IAP 寄存器默认是锁定状态。如果要对 IAP 寄存器进行写操作，必须通过 **IAP\_PR** 寄存器进行解锁。

### IAP\_PR IAP 解锁寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>IAP_PR&lt;7:0&gt;</b>							

Bit7-0 **IAP\_PR<7:0>** : IAP 操作解锁字  
 W : 写入 ACH 解锁，写入其他值锁定  
 R : 锁定状态读数为 00H，解锁状态读数为 01H

### IAP\_AS IAP 区域选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>IAP_AS&lt;7:0&gt;</b>							

Bit7-0 **IAP\_AS<7:0>** : IAP 区域选择字  
 W : 写入 A5H 选择程序区 MAIN FLASH，写入 5AH 选择数据区 EEPROM R : 选择程序区  
 读数为 00H，选择数据区读数为 01H

### IAP\_AL IAP 地址寄存器低 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>IAP_A&lt;7:0&gt;</b>							

Bit7-0 **IAP\_A<7:0>** : IAP 操作地址低 8 位

### IAP\_AH IAP 地址寄存器高 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>IAP_A&lt;15:8&gt;</b>							

Bit7-0 **IAP\_A<15:8>** : IAP 操作地址高 8 位

### IAP\_D IAP 数据寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>IAP_D&lt;7:0&gt;</b>							

Bit7-0 **IAP\_D<7:0>** : IAP 操作数据  
 W : 为写入数据  
 R : 执行完 IAP 读操作后，存放读出数据

**IAP\_C0 IAP 控制寄存器 0**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	—	—	—	RW-0
—	—	—	—	—	—	—	<b>IAP_EN</b>

Bit7-1 保留

 Bit0 **IAP\_EN** : IAP 使能位

1 : 使能

0 : 关闭

**IAP\_C1 IAP 控制寄存器 1**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
W-0000_0000							
<b>IAP_OPS&lt;7:0&gt;</b>							

 Bit7-0 **IAP\_OPS<7:0>** : IAP 操作触发控制字

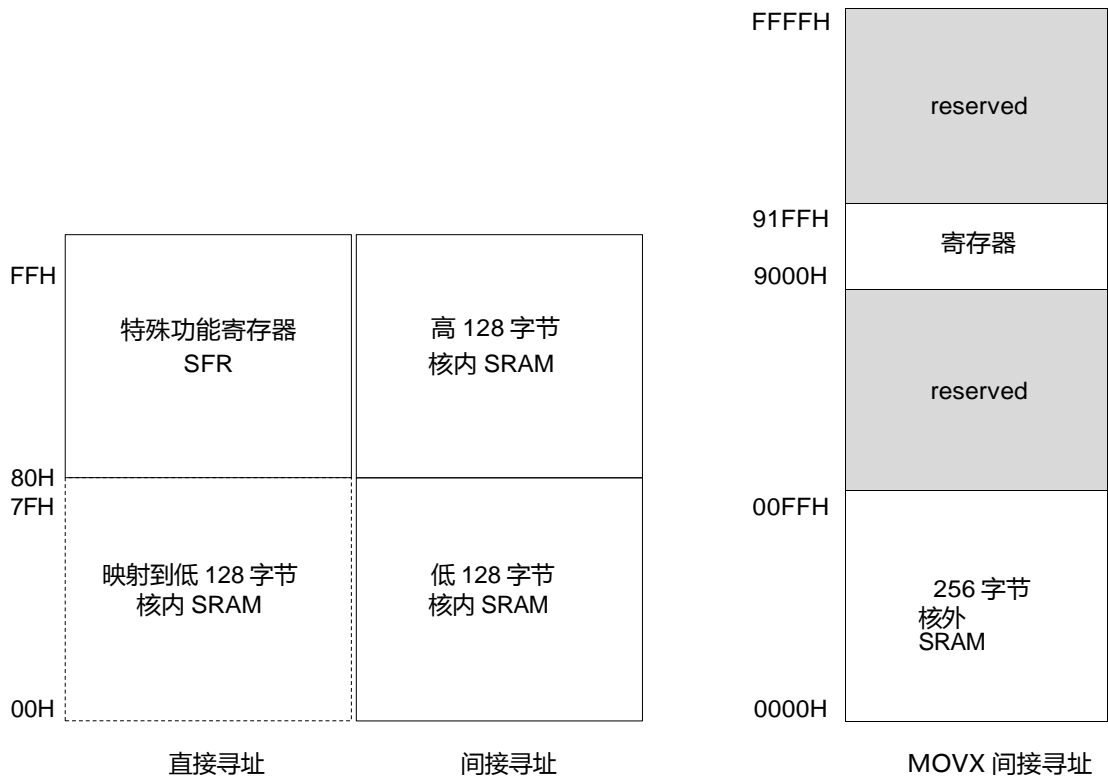
写 12H : 触发 IAP 读 ( 时钟快于 4M , 读取 EEPROM 用该模式 , 读出数据在 IAP\_D )

写 34H : 触发 IAP 编程

写其他值 : 无操作

## 6.5 数据寻址空间

### 数据寻址空间映射



图表 9 数据寻址空间映射图

## 6.6 SFR 映射

SFR	ADDR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0	
ACC	E0H	A<7:0>								
B	F0H	B<7:0>								
SP	81H	SP<7:0>								
DPL	82H	DPTR<7:0>								
DPH	83H	DPTR<15:8>								
PSW	D0H	CY	AC	F0	RS<1:0>		OV	—	P	
PCON	87H	PCON_PR<3:0>			—		—	IDLE	SLEEP	
RST_FLAG	B7H	—	—	—	ROM_OV	RSTN_F	SRST_F	WDTR_F	POR_F	
INT_IE	E8H	GIE	INT_IE<6:0>							
INT_IF	88H	—	INT_IF<6:0>							
INT_IP	F8H	—	INT_IP<6:0>							
WDT_C	84H	—	—	WDT_PD	WDT_CKS	WDT_CY<3:0>				
WDT_OP	85H	WDT_OP								
HRC_TRML	89H	HRC_TRM<7:0>								
HRC_TRMH	8AH	HRC_PR<3:0>				—	—	HRC_TRM<9:8>		
PORT_C0	86H	—	—	—	—	PT_RDS<1:0>		—	—	
P0_OE	8BH	P0_OE<7:0>								
P1_OE	8CH	P1_OE<7:0>								
P2_OE	8DH	—	—	—	—	—	—	P2_OE<1:0>		
P0_DAT	80H	P0_DAT <7:0>								
P1_DAT	90H	P1_DAT <7:0>								
P2_DAT	A0H	—	—	—	—	—	—	P2_DAT <1:0>		
P0_PUE	8EH	P0_PUE<7:0>								
P1_PUE	8FH	P1_PUE<7:0>								
P2_PUE	91H	—	—	—	—	—	—	P2_PUE<1:0>		
P0_PDE	92H	P0_PDE<7:0>								
P1_PDE	93H	P1_PDE<7:0>								
P2_PDE	94H	—	—	—	—	—	—	P2_PDE<1:0>		
P1_SMITE	FBH	P1_SMITE<7:0>								
P0_ODE	95H	P0_ODE<7:0>								

SFR	ADDR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
P1_ODE	96H	P1_ODE<7:0>							
P2_ODE	97H	P2_ODE<7:0>							
P0_IE	9100H	P0_IE<7:0>							
P1_IE	9101H	P1_IE<7:0>							
P2_IE	9102H	P2_IE<7:0>							
P0_FUN0	9130H	P01_FUN			P00_FUN				
P0_FUN1	9131H	P03_FUN			P02_FUN				
P0_FUN2	9132H	P05_FUN			P04_FUN				
P0_FUN3	9133H	P07_FUN			P06_FUN				
P1_FUN0	9134H	P11_FUN			P10_FUN				
P1_FUN1	9135H	P13_FUN			P12_FUN				
P1_FUN2	9136H	P15_FUN			P14_FUN				
P1_FUN3	9137H	P17_FUN			P16_FUN				
P2_FUN0	9138H	P21_FUN			P20_FUN				
P0_IOL_CL	9150H	P03_IOL		P02_IOL		P01_IOL		P00_IOL	
P0_IOL_CH	9151H	P07_IOL		P06_IOL		P05_IOL		P04_IOL	
P1_IOL_CL	9152H	P13_IOL		P12_IOL		P11_IOL		P10_IOL	
P1_IOL_CH	9153H	P17_IOL		P16_IOL		P15_IOL		P14_IOL	
P0_IOH_CL	9160H	P03_IOH		P02_IOH		P01_IOH		P00_IOH	
P0_IOH_CH	9161H	P07_IOH		P06_IOH		P05_IOH		P04_IOH	
P1_IOH_CL	9162H	P13_IOH		P12_IOH		P11_IOH		P10_IOH	
P1_IOH_CH	9163H	P17_IOH		P16_IOH		P15_IOH		P14_IOH	
P2_IOH_CL	9164H	—	—	—	—	P21_IOH		P20_IOH	
EINT_IF	98H	EINT_IF<7:0>							
EINT_IE	9180H	EINT_IE<7:0>							
EINT_MD	9182H	EINT_M <7:0>							
EINT_SRC0	9184H	EINT_SRC0<7:0>							
EINT_SRC1	9185H	EINT_SRC1<7:0>							
TMR_IE	9DH	—	—	—	—	TMR3_IE	TMR2_IE	TMR1_IE	TMR0_IE
TMR_IF	A8H	—	—	—	—	TMR3_IF	TMR2_IF	TMR1_IF	TMR0_IF
PWM_IE	9EH	—	—	—	—	—	PWM2_IE	PWM1_IE	PWM0_IE
PWM_IF	C8H	—	—	—	—	—	PWM2_IF	PWM1_IF	PWM0_IF
CAP_IE	9EH	—	—	—	—	—	CAP_IE	—	—
CAP_IF	C8H	—	—	—	—	—	CAP_IF	—	—



SFR	ADDR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
UART_IE	9FH	—	—	—	—	—	—	TX_IE	RX_IE
IIC_IE		—	—	—	IIC_IE	—	—	—	—
UART_IF	B8H	—	—	—	—	—	—	TX_IF	RX_IF
IIC_IF		—	—	—	IIC_IF	—	—	—	—
AN_IE	A1H	—	—	—	—	—	LVD_IE	TK_IE	ADC_IE
AN_IF	C0H	—	—	—	—	—	LVD_IF	TK_IF	ADC_IF
TMR0_C0	A2H	TMR0_EN	TMR0_PRE	—	—	TMR0_PST<3:0>			
TMR0L	A4H	TMR0<7:0>							
TMR0_CYL	A6H	TMR0_CY<7:0>							
TMR1_C0	A9H	TMR1_EN	TMR1_PRE	TMR1_LINK	—	TMR1_PST<3:0>			
TMR1L	ABH	TMR1<7:0>							
TMR1_CYL	ADH	TMR1_CY<7:0>							
TMR2_C0	A5H	TMR2_EN	TMR2_PRE	TMR2_CKS<1:0>		TMR2_PST<3:0>			
TMR2L	A7H	TMR2<7:0>							
TMR2_CYL	ABH	TMR2_CY<7:0>							
TMR3_C0	AEH	TMR3_EN	TMR3_PRE	TMR3_CKS<1:0>		TMR3_PST<3:0>			
TMR3_C1	A3H			TMR3_GS	TMR3_GE	—	—	—	—
TMR3L	B1H	TMR3<7:0>							
TMR3H	B2H	TMR3<15:8>							
TMR3_CYL	B3H	TMR3_CY<7:0>							
TMR3_C1H	B4H	TMR3_C1<15:8>							
PWM0_C	BBH	PWM0_SPS<1:0>		—	—	PWM0_TBS<1:0>		PWM0_MOD<1:0>	
PWM0_OC	BCH	—	PWM0_REX			PWM01_T	PWM00_T	PWM01_P	PWM00_P
PWM0_R0L	BDH	PWM0_R0<7:0>							
PWM0_R0H	BEH	PWM0_R0<15:8>							
PWM0_R1L	C1H	PWM0_R1<7:0>							
PWM0_R1H	C2H	PWM0_R1<15:8>							
PWM0_DL	BFH	PWM0_DL<7:0>							
PWM1_C	C3H	PWM1_SPS<1:0>		—	—	PWM1_TBS<1:0>		PWM1_MOD<1:0>	
PWM1_OC	C4H	—	PWM1_REX			PWM11_T	PWM10_T	PWM11_P	PWM10_P
PWM1_R0L	C5H	PWM1_R0<7:0>							
PWM1_R0H	C6H	PWM1_R0<15:8>							
PWM1_R1L	C9H	PWM1_R1<7:0>							
PWM1_R1H	CAH	PWM1_R1<15:8>							

SFR	ADDR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
PWM1_DL	C7H	PWM1_DL<7:0>							
PWM2_C	CBH	PWM2_SPS<1:0>		—		PWM2_TBS<1:0>		PWM2_MOD<1:0>	
PWM2_OC	CCH	—		PWM2_REX		PWM21_T	PWM20_T	PWM21_P	PWM20_P
PWM2_R0L	CDH	PWM2_R0<7:0>							
PWM2_R0H	CEH	PWM2_R0<15:8>							
PWM2_R1L	D1H	PWM1_R1<7:0>							
PWM2_R1H	D2H	PWM2_R1<15:8>							
PWM2_DL	CFH	PWM2_DL<7:0>							
UART_BRL	D3H	UART_BRR<7:0>							
UART_BRH	D4H	UART_BRR<15:8>							
UART_RXC	D5H	FERR	OERR	PERR	RX9D	PARS	—		RXEN<1:0>
UART_RXB	D6H	RXB<7:0>							
UART_TXC	D7H	TXST	TXBF	TX9S<1:0>		STPS	TXDM	TXEN<1:0>	
UART_TXB	D9H	TXB<7:0>							
UART1_BRL	FAH	UART_BRR<7:0>							
UART1_BRH	FBH	UART_BRR<15:8>							
UART1_RXB	FDH	RXB<7:0>							
UART1_TXC	FEH	TXST	TXBF	TX9S<1:0>		STPS	TXDM	TXEN<1:0>	
UART1_TXB	FFH	TXB<7:0>							
IIC_C0	DAH	IIC_SMPF<3:0>				IIC_IM	WTEN	IIC_MD	IIC_EN
IIC_C1	DBH	—		—		MTAI_MK	STOP	WAIT	ACK
IIC_STA	DCH	SLV_ADF	SLV_RWF	STOP_F	START_F	ACK_F	BUF_ST	OVT_F	BFOV_F
IIC_ADDR	DDH	IIC_ADDR<6:0>							
IIC_BRR		IIC_BRR<6:0>							
IIC_DATA	DEH	IIC_DATA							
ADC_C0	E1H	ADC_EN	S_TRG	—		CH_SEL<4:0>			
ADC_C1	E2H	VREFP_S<3:0>				—		ADC_DM	ADC_CKS<1:0>
ADC_C2	E3H	TRG_S<1:0>		ADC_CNT<1:0>		—		SMP_T<2:0>	
ADC_DL	E4H	ADC_DL<7:0>							
ADC_DH	E5H	ADC_DH<7:0>							
TK_C0	EAH	TK_EN	—		—		TK_OV	TK_ERR	TK_GO
TK_C1	E9H	TK_FLT<3:0>				—		TK_VRFS<2:0>	
TK_C2	EBH	SOFT_CK	TK_DIV<4:0>				TK_CKS<1:0>		
TK_CHEL	ECH	TK_CHE<7:0>							

SFR	ADDR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
TK_CHEM	EDH	TK_CHE<15:8>							
TK_CNTL	F1H	TK_CNT<7:0>							
TK_CNTH	F2H	TK_CNT<15:8>							
VREF_C0	EFH	VREF_EN	—	—	—	—	—	—	—
LVD_C0	F3H	LVD_EN	LVD_IM	LVD_FLT	LVD_CKS	LVD_INS	LVD_VS<2:0>		
KEYS_C	FEH	KEYS_EN	—	KEYS_TM<1:0>		KEYS_TS<1:0>		KEYS_ME	—
KEYS_D	FFH	KEYS_D<7:0>							

**系统寄存器映射**

SYS_SFR	ADDR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
IAP_PR	9000H	IAP_PR<7:0>							
IAP_AL	9002H	IAP_A<7:0>							
IAP_AH	9003H	IAP_A<15:8>							
IAP_D	9004H	IAP_D<7:0>							
IAP_C0	9005H	—	—	—	—	—	—	—	IAP_EN
IAP_C1	9006H	EE_OPS<7:0>							
CLK_PR	9020H	CLK_PR<7:0>							
CLK_C0	9021H	MEM_MD<1:0>		CLK_S<1:0>		—	CLK_DIV<2:0>		
CLK_C1	9022H	OSC_F<1:0>		XOSC_ST	HRC_ST	SRAM_SEL<1:0>		XOSC_EN	HRC_EN
PCK_GTC0	9023H	COMM_G	—	ANA_G	PWM_G	TMR3_G	TMR2_G	—	TMR0_G
CLK_LP	9026H	—	—	—	CLK_LEN	—	—	—	FLT_BPS
WKUP_T	9027H	—	—	WKUP_T<5:0>					
SOFT_BOR	90F1H	—	—	—	—	—	SOFT_BOR<2:0>		
SOFT_RST	90FFH	SOFT_RST<7:0>							

**位操作映射**

寄存器		BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0
P0_DAT	80H	P0_DAT<7:0>							
INT_IF	88H	—	INT_IF<6:0>						
P1_DAT	90H	P1_DAT<7:0>							
EINT_IF	98H	EINT_IF<7:0>							
P2_DAT	A0H	—	—	—	—	—	—	P2_DAT<1:0>	
TMRn_IF	A8H	—	—	—	—	TMR3_IF	TMR2_IF	TMR1_IF	TMR0_IF
COMM_IF	B8H	—	—	—	IIC_IF	—	—	TX_IF	RX_IF
AN_IF	C0H	—	—	—	—	—	LVD_IF	TK_IF	ADC_IF
PWMn_IF	C8H	—	—	—	—	—	PWM2_IF	PWM1_IF	PWM0_IF
PSW	D0H	CY	AC	F0	RS<1:0>		OV	—	P
ACC	E0H	A<7:0>							
INT_IE	E8H	GIE	INT_IE<6:0>						
B	F0H	B<7:0>							
INT_IP	F8H	—	INT_IP<6:0>						

## 7 复位

### 7.1 描述

#### 程序溢出复位

由于程序执行异常，程序计数器 PC 指向合法程序空间之外取指时，产生程序溢出复位。程序溢出复位同时，将 **RST\_FLAG.ROM\_OV** 标志位置 1，该标志可通过软件清 0。

#### RSTN 外部端口复位

当用户配置选项 **CFG\_WD2.RSTN\_EN** 位使能时，RSTN 复用端口复用为外部复位功能。当 RSTN 端口输入有效宽度的低电平时，使芯片复位。RSTN 复位同时，将 **RST\_FLAG.RSTN\_F** 标志位置 1，该标志可通过软件清 0。

#### SRST 软件复位

对软件复位寄存器 **SOFT\_RST** 写入 5AH，在写入 A5H 产生软件复位。软件复位同时，将 **RST\_FLAG.SRST\_F** 标志位置 1，该标志可通过软件清 0。

#### WDT 复位

芯片内置硬件看门狗电路 WDT。在 WDT 溢出标志存在的情况下（WDT\_OP 读出不为 00H），再次产生 WDT 溢出，会产生 WDT 复位。WDT 复位同时，将 **RST\_FLAG.WDTR\_F** 标志置 1，该标志可通过软件清 0。

#### POR 和 BOR 复位

POR 复位是芯片的内部复位，复位自动发生于芯片初始上电或芯片电源发生极端异常波动后的上电恢复。POR 硬件强制使能。

BOR 复位是芯片的内部复位，主要用于芯片电源 VDD 跌落至用户设定的 BOR 复位门限电压以下时产生芯片复位。用户可根据系统需要，使能或关闭 BOR 功能，并可选择不同的 BOR 的复位门限电压。

POR 或者 BOR 复位发生时，将 **RST\_FLAG.POR\_F** 标志置 1，并将 **RST\_FLAG** 寄存器的其他标志位复位清 0，POR\_F 标志位可通过软件清 0。

## 7.2 复位寄存器

### RST\_FLAG 复位标志寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	RW-0	RW-0	RW-0	RW-0	RW-0
—	—	—	ROM_OV	RSTN_F	SRST_F	WDTR_F	POR_F

Bit7-5 保留

Bit4 **ROM\_OV** : 程序溢出复位标志位

1 : 程序执行溢出产生芯片复位

0 : 未发生程序执行溢出

Bit3 **RSTN\_F** : RSTN 复位标志位

1 : 通过 RSTN 复用端口产生芯片复位

0 : 未发生 RSTN 复用端口复位

Bit2 **SRST\_F** : 软件复位标志位

1 : 通过写 SOFT\_RST 寄存器产生软件复位

0 : 未发生软件复位

Bit1 **WDTR\_F** : WDT 复位标志位

1 : WDT 溢出产生复位

0 : 未发生 WDT 溢出复位

Bit0 **POR\_F** : POR 上电复位标志位

1 : 发生 POR 上电复位 ( 系统初次上电或系统电源的异常跌落恢复产生的重新上电 )

0 : 未发生 POR 上电复位

### SOFT\_RST 软件复位寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
W-0000_0000							
<b>SOFT_RST&lt;7:0&gt;</b>							

Bit7-0 **SOFT\_RST<7:0>** : 软件复位字

W : 先写 5AH,再写入 A5H 产生软件复位产生复位后 ,

RST\_FLAG<2>将被置 1 , 需软件清零

### SOFT\_BOR 软件复位寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	—	RW-000		—
—	—	—	—	—	<b>SOFT_BOR&lt;2:0&gt;</b>		—

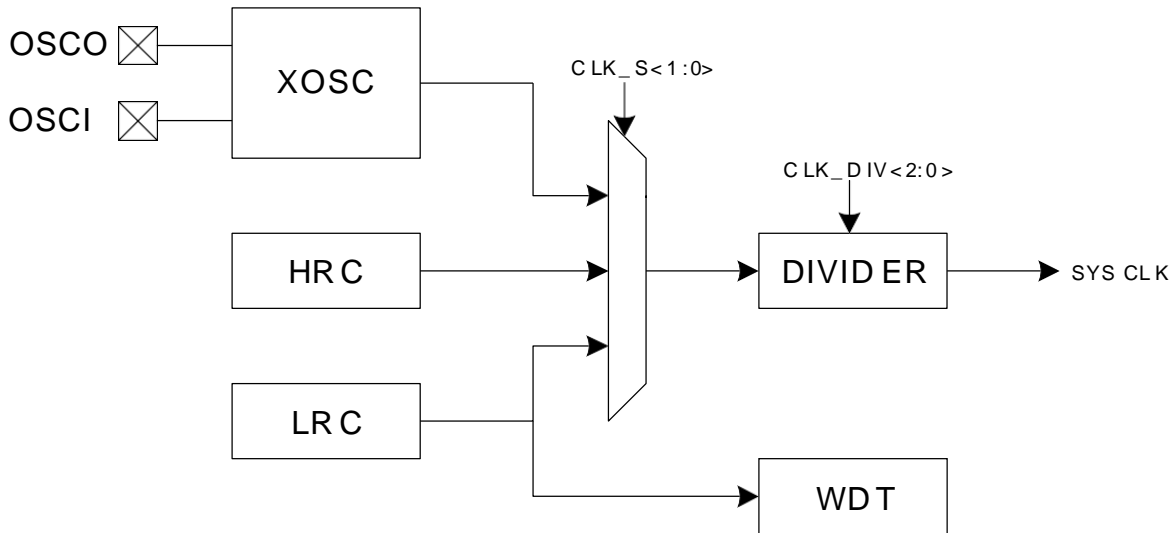
Bit2-0 **SOFT\_BOR<2:0>** : 软件 BOR(当配置字 BOR 设置为最低档位时)

111 : 4.4V      110 : 4.0V      101 : 3.6V      100 : 3.2V

011 : 2.8V      010 : 2.4V      001 : 2.0V      000 : 1.6V

## 8 时钟

### 8.1 描述



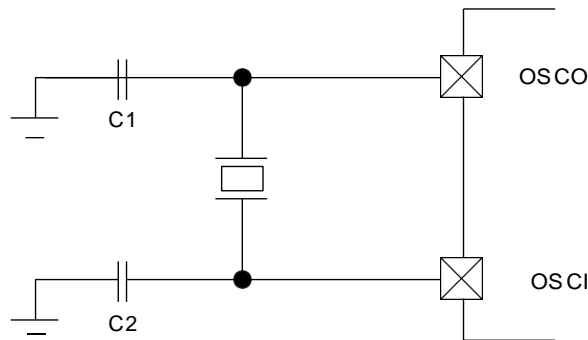
图表 10 系统时钟源功能框图

#### 外部振荡器 XOSC

外部振荡器 XOSC 支持 2 种振荡模式，LP 模式和 HS 模式。晶振连接请靠近芯片管脚端。通过用户配置选项 `CFG_WD1.XOSC_MD<7:0>` 配置。

LP 模式适用于外接 32KHz 低频晶振(C1=33PF, C2=33PF)。

HS 模式适用于外接 1~25MHz 高频晶振(C1=15PF, C2=15PF)。。



图表 11 外部振荡器 XOSC 连接示意图

#### 内部高频 RC 时钟 HRC

芯片内置 32MHz 高频 RC 时钟，用于系统和外设时钟源。

HRC 出厂校准精度 $\pm 1\%$  ( $T=25^{\circ}\text{C}$ )。

#### 内部低频 RC 时钟 LRC

芯片内置 16KHz 低频 RC 时钟，用于系统和外设时钟源，同时用于 WDT 时钟源。

## 8.2 最大工作频率说明

工作条件	VDD	最大工作频率 ( MHz )
芯片运行时钟不分频	3.0~5.5V	16M
	2.5~5.5V	8M
	1.8~5.5V	2M

## 8.3 时钟寄存器

为保护时钟相关寄存器不被异常的程序执行误改动，所有时钟寄存器默认是锁定状态。如果要对时钟寄存器进行改写，必须通过 **CLK\_PR** 寄存器进行解锁。

### CLK\_PR 时钟解锁寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>CLK_PR&lt;7:0&gt;</b>							

Bit7-0 **CLK\_PR<7:0>** : 时钟寄存器解锁字  
 W : 写入 A5H 解锁，写入其他值锁定  
 R : 锁定状态读数为 00H，解锁状态读数为 01H

### CLK\_C0 时钟控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-00		RW-00		—	RW-011		
<b>MEM_MD&lt;1:0&gt;</b>		<b>CLK_S&lt;1:0&gt;</b>		—	<b>CLK_DIV&lt;2:0&gt;</b>		

Bit7-6 **MEM\_MD<1:0>** ( 不关注低速运行功耗，请保持 MEM\_MD 为 00 )  
 11 : 低速 500K  
 10 : 中速 (2V 可运行 1M，2.5V 可运行 4M，4.5V 以上可运行 16M)  
 0X : 高速

Bit5-4 **CLK\_S<1:0>** : 系统时钟源选择位  
 11 : 保留  
 10 : 选择 LRC  
 01 : 选择 XOSC  
 00 : 选择 HRC

Bit3 保留

Bit2-0 **CLK\_DIV<2:0>** : 系统时钟分频位  
 系统时钟频率  $F_{SYSCLK} = \frac{F_{SOURCE}}{2^{CLK\_DIV<2:0>}}$



**CLK\_C1 时钟控制寄存器 1**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
R-00		R-0	R-0	RW-00		RW-0	RW-0
<b>OSC_F&lt;1:0&gt;</b>		<b>XOSC_ST</b>	<b>HRC_ST</b>	<b>SRAM_SEL</b>		<b>OSC_EN</b>	<b>HRC_EN</b>

Bit7-6 **OSC\_F<1:0>** : 系统时钟源状态位

11 : 保留

10 : 当前系统时钟源为 LRC

01 : 当前系统时钟源为 XOSC

00 : 当前系统时钟源为 HRC

Bit5 **XOSC\_ST** : 外部振荡器 XOSC 工作状态位

1 : XOSC 已进入稳定工作状态

0 : XOSC 启动中

Bit4 **HRC\_ST** : 内部高速振荡器 HRC 工作状态位

1 : HRC 已进入稳定工作状态

0 : HRC 启动中

Bit3-2 **SRAM\_SEL<1:0>** SRAM 操作电压选择 ( 保持 00 )

11 : 1.8V                      10 : 5.0V

01 : 3.3V                      00 : 3.3V

Bit1 **XOSC\_EN** : 外部振荡器 XOSC 使能位

1 : 使能

0 : 关闭

Bit0 **HRC\_EN** : 内部高速振荡器 HRC 使能位

1 : 使能

0 : 关闭

**PCK\_GTC0 外设时钟控制寄存器 0**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-1	—	RW-1	RW-1	RW-1	RW-1	—	RW-1
<b>COMM_G</b>	—	<b>ANA_G</b>	<b>CP0_G</b>	<b>TMR3_G</b>	<b>TMR2_G</b>	—	<b>TMR0_G</b>

Bit7 **COMM\_G** : UART 和 IIC 外设时钟使能位

1 : 使能

0 : 关闭

Bit7 保留

Bit5 **ANA\_G** : ADC 和 TK 外设时钟使能位

1 : 使能

0 : 关闭

Bit4 **CP0\_G** : CAP 和 PWM0~PWM2 外设时钟使能位

1 : 使能

0 : 关闭

Bit3 **TMR3\_G** : TMR3 外设时钟使能位

1 : 使能

0 : 关闭

Bit2 **TMR2\_G** : TMR2 外设时钟使能位  
 1 : 使能  
 0 : 关闭

Bit1 保留

Bit0 **TMR0\_G** : TMR0~TMR1 外设时钟使能位  
 1 : 使能  
 0 : 关闭

#### WKUP\_T SLEEP 唤醒等待时间寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	RW-1111			
<b>WKUP_T&lt;3:0&gt;</b>							

Bit7-4 保留

Bit3-0 **WKUP\_T<3:0>** : SLEEP 唤醒等待时间控制位 唤醒等待时间  $T_{WKUP} = (WKUP\_T<3:0> + 1) \times 4 \times T_{SYS\_CLK}$

#### TMR\_HRC\_C TMR 计数 HRC 时钟选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	—	—	—	RW-0
							<b>CLK_S</b>

Bit7-1 保留

Bit0 **CLK\_S** : TMR 用的 HRC 是否使能 2 分频  
 1 : 使能  
 0 : 不分频

#### HRC\_TRML HRC 调校寄存器低 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-1000_0000							
<b>HRC_TRM&lt;7:0&gt;</b>							

Bit7-0 **HRC\_TRM<7:0>** : HRC 频率调校位低 8 位。校准数据低位写完成后生效。

#### HRC\_TRMH HRC 调校寄存器高 2 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				—	—	RW-00	
<b>HRC_PR&lt;3:0&gt;</b>				—	—	<b>HRC_TRM&lt;9:8&gt;</b>	

Bit7-4 **HRC\_PR<3:0>** : HRC 调校位写保护  
 W : 写入 5H 锁定, 写入 AH 解锁  
 R : 锁定状态读为 0H, 解锁状态读为 1H

Bit3-2 保留

Bit1-0 **HRC\_TRM<9:8>** : HRC 频率调校位高 2 位 注 :

**HRC\_TRML** 和 **HRC\_TRMH** 寄存器不受 **CLK\_PR** 控制。

## 9 低功耗

### 9.1 描述

芯片支持 2 种低功耗模式，IDLE 模式和 SLEEP 模式。

#### IDLE 模式

在 IDLE 模式下，CPU 暂停执行指令，系统时钟和外设均保持当前的工作状态。用户可关闭不需要运行模块的使能位，并通过 PCK\_GTC0 和 PCK\_GTC1 寄存器关闭相应模块的时钟，以节省不必要的功率消耗。

保持运行的外设产生的中断，如果相应的中断使能位为 1（GIE 不需使能），可将芯片从 IDLE 状态唤醒。IDLE 唤醒无等待时间，唤醒后 CPU 继续运行。

#### SLEEP 模式

在 SLEEP 模式下，系统时钟自动关闭，CPU 和所有采用系统时钟工作的外设模块均暂停工作。用户还可通过 CLK\_LP.CLK\_LEN 关闭系统时钟源，以进一步节省功耗。采用非系统时钟工作的外设可在 SLEEP 模式下保持工作，并且产生的中断，如果相应的中断使能位为 1（GIE 不需使能），可将芯片从 SLEEP 状态唤醒。SLEEP 唤醒需要一定的等待时间，用户可通过 WKUP\_T 寄存器设定，等待时间用以确保芯片恢复运行前内部的部分模块已达到稳定工作状态，唤醒后系统时钟恢复运行，CPU 和经系统时钟同步的外设继续运行。

### 9.2 低功耗寄存器

#### PCON 低功耗控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				—	—	RW-0	RW-0
PCON_PR<3:0>				—	—	IDLE	SLEEP

Bit7-4 **PCON\_PR<3:0>** : PCON 解锁字

W : 写入 5H 解锁，写入其他值锁定

R : 锁定状态读数为 0H，解锁状态读数为 1H

Bit3-2 保留

Bit1 **IDLE** : IDLE 模式使能位

1 : 进入 IDLE 模式（仅在 PCON\_PR 解锁状态下，对 PCON 寄存器写 02H 可置 1）

0 : 退出 IDLE 模式（写 0 无效，唤醒后硬件自动清 0）

Bit0 **SLEEP** : SLEEP 模式使能位

1 : 进入 SLEEP 模式（仅在 PCON\_PR 解锁状态下，对 PCON 寄存器写 01H 可置 1）

0 : 退出 SLEEP 模式（写 0 无效，唤醒后硬件自动清 0）

## 10 看门狗定时器 WDT

### 10.1 描述

芯片内置 16 位硬件看门狗定时器 WDT。支持 2 种时钟源可选，支持溢出周期可配置。

#### WDT 溢出唤醒

当 16 位 WDT 计数器累加到与 **WDT\_CYC** 位所选择的溢出值相等时，WDT 计数器溢出。溢出后 WDT 重新从 0 开始累加。在 SLEEP 或 IDLE 下，WDT 两次溢出可将 CPU 从低功耗模式下唤醒。读 **WDT\_OP** 寄存器可判断溢出标志。

#### 喂狗操作

对 WDT\_OP 寄存器写 5AH 即可进行喂狗操作，喂狗操作将 WDT 计数器清 0，同时清除 WDT 溢出标志。

#### WDT 复位

在 MCU 运行状态下，WDT 溢出标志存在的情况下（WDT\_OP 读出不为 00H），再次产生 WDT 溢出，会产生 WDT 复位。WDT 复位同时将 WDT 复位标志 **RST\_FG.WDTF** 置 1。

### 10.2 WDT 寄存器

#### WDT\_C WDT 控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	RW-0	RW-0	RW-0			
—	—	<b>WDT_PD</b>	<b>WDT_CKS</b>	<b>WDT_CYC&lt;3:0&gt;</b>			

Bit7-6 保留

Bit5 **WDT\_PD**：软件 WDT 关断位（仅在配置字关闭后生效）

- 1：关闭 WDT
- 0：使能 WDT

Bit4 **WDT\_CKS**：WDT 时钟源选择位

- 1：内部低频时钟 LRC
- 0：系统时钟 SYS\_CLK

Bit3-0 **WDT\_CYC<3:0>**：WDT 溢出周期寄存器(下表时间为 LRC 工作时时间)

0000：2560ms	0001：2000ms	0010：1500ms	0011：1000ms
0100：900ms	0101：800ms	0110：700ms	0111：600ms
1000：500ms	1001：400ms	1010：300ms	1011：200ms
1100：100ms	1101：50ms	1110：20ms	1111：10ms

#### WDT\_OP WDT 操作寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>WDT_OP&lt;7:0&gt;</b>							

Bit7-0 **WDT\_OP<7:0>**：WDT 操作字

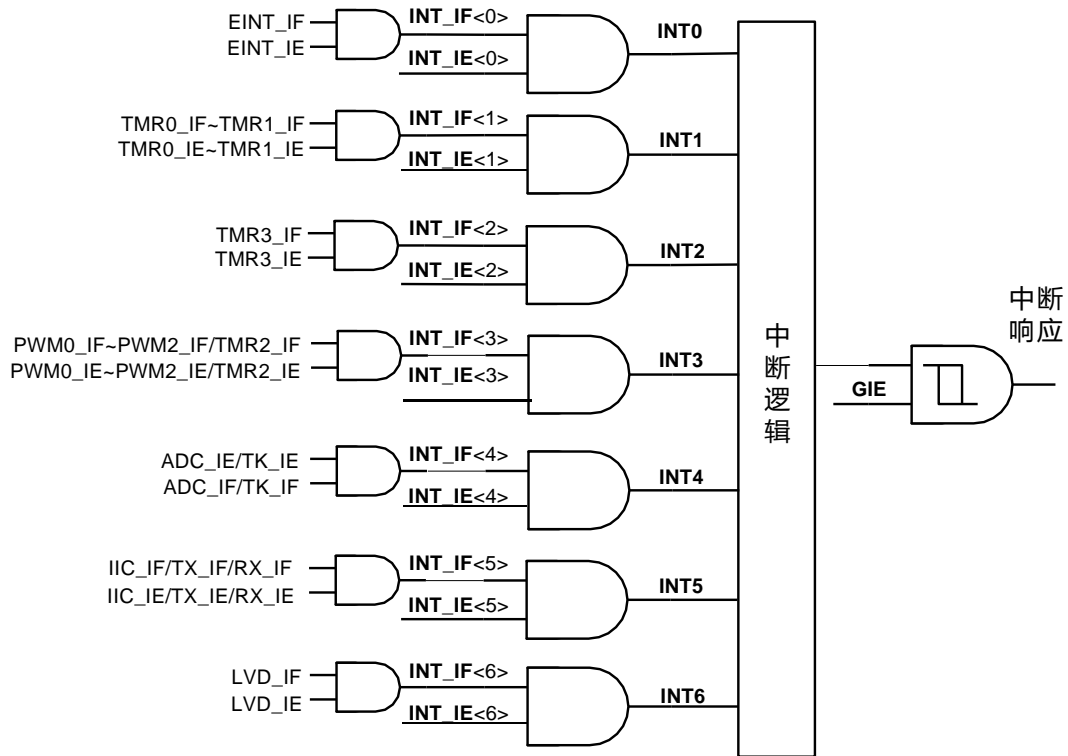
W：写入 5AH 将 WDT 计数器清 0，且清除 WDT 溢出标志

R：WDT 未溢出读数为 00H，WDT 溢出读数为 01H，WDT 溢出唤醒读数为 03H

## 11 中断

### 11.1 中断向量

芯片共支持 7 个中断向量，每个中断向量对应单独的入口地址。如下表所示，芯片的所有中断源都有各自的中断标志和中断使能位，这些中断源被分组对应到 7 个中断向量。同时，每个中断向量也有一个向量使能位  $INT\_IE<n>$ ，并且所有的中断向量还共用 1 个总的使能位  $INT\_IE.GIE$ 。GIE 禁止时所有中断不响应，但向量和中断源使能的中断仍支持低功耗模式唤醒功能。



图表 12 中断向量图

向量编号	对应 Interrupt	入口地址	向量使能	向量标志	中断源使能	中断源标志
INT0	0	0003H	INT0_IE	INT0_IF	EINT_IE	EINT_IF
INT1	2	0013H	INT1_IE	INT1_IF	TMR0_IE TMR1_IE	TMR0_IF TMR1_IF
INT2	7	003BH	INT2_IE	INT2_IF	TMR3_IE	TMR3_IF
INT3	8	0043H	INT3_IE	INT3_IF	TMR2_IE CAP_IE PWMn_IE	TMR2_IF CAP_IF PWMn_IF
INT4	9	004BH	INT4_IE	INT4_IF	TK_IE ADC_IE	TK_IF ADC_IF
INT5	10	0053H	INT5_IE	INT5_IF	TX_IE RX_IE IIC_IE	TX_IF RX_IF IIC_IF
INT6	11	005BH	INT6_IE	INT6_IF	LVD_IE	LVD_IF

图表 13 中断向量表

## 11.2 中断优先级

中断系统分为 2 个优先级阶，即高阶优先级和低阶优先级，每个中断向量可通过相应的 INTn\_IP 位单独设置优先级阶。在同阶优先级中，中断向量号越小的中断向量优先级越高。同一中断向量对应的多个中断源不分优先级，用户需在对应于该向量入口地址的中断服务程序中进行软件判别。高优先级的中断可嵌套低优先级中断。反之，低优先级中断只能等待高优先级或同级中断完成中断处理并退出中断服务程序后才可得到响应。

## 11.3 中断寄存器

### INT\_IE 中断使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-000_0000						
<b>GIE</b>	<b>INT_IE&lt;6:0&gt;</b>						

- Bit7 **GIE**：中断总使能位  
 1：使能  
 0：禁止（仅禁止中断响应，不禁止中断唤醒）
- Bit6-0 **INT\_IE<6:0>**：中断向量 INT0~6 使能位  
 1：使能  
 0：禁止（禁止中断响应和中断唤醒）

### INT\_IF 中断标志寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000_0000						
—	<b>INT_IF&lt;6:0&gt;</b>						

- Bit7 保留
- Bit6-0 **INT\_IF<6:0>**：中断向量 INT0~6 标志位  
 1：有中断请求  
 0：无中断请求

### INTn\_IP 中断向量优先级寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000_0000						
—	<b>INT_IP&lt;6:0&gt;</b>						

- Bit7 保留
- Bit6-0 **INT\_IP<6:0>**：中断向量 INT0~6 优先级选择位  
 1：高阶优先级  
 0：低阶优先级

## 11.4 外部端口中断 EINT

芯片支持 8 个外部端口中断源 EINT0~7，每个 EINT 中断源可独立设置中断触发方式。

### EINT\_IE EINT 使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>EINT_IE&lt;7:0&gt;</b>							

Bit7-0 **EINT\_IE<7:0>**：外部端口中断使能位  
 1：使能  
 0：禁止

### EINT\_IF EINT 标志寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>EINT_IF&lt;7:0&gt;</b>							

Bit7-0 **EINT\_IF<7:0>**：外部端口中断标志位  
 1：有中断请求  
 0：无中断请求

### EINT\_M EINT 触发选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>EINT_M&lt;7:0&gt;</b>							

Bit7-0 **EINT\_M<7:0>**：EINT 触发方式选择位  
 1：下降沿触发  
 0：上升沿触发

### EINT\_SRC0 EINT 端口选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>EINT_SRC&lt;7:0&gt;</b>							

Bit7-0 **EINT\_SRC0<7:0>**：EINT~7 端口选择位

EINT_SRC0	EINT7	EINT6	EINT5	EINT4	EINT3	EINT2	EINT1	EINT0
1	P17	P16	P15	P14	P13	P12	P11	P10
0	P07	P06	P05	P04	P03	P02	P01	P00

### EINT\_SRC1 EINT 端口选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—						RW-00	
—						<b>EINT_SRC1&lt;1:0&gt;</b>	

Bit7-2 保留

Bit1-0 **EINT\_SRC1<1:0>**：EINT0~1 端口选择位

EINT_SRC1	EINT1	EINT0
1	P21	P20
0	根据 EINT_SRC0 选择	根据 EINT_SRC0 选择

## 11.5 定时器/计数器 TMR 中断

芯片的 4 个定时器 TMR0~3 都支持中断。当 TMRn 计数器累加到与周期寄存器 TMRn\_CY 相等时，TMRn 产生 1 次溢出，当溢出次数达到后分频位 TMRn\_C0.TMRn\_PST<3:0>所设定的次数时，即产生 TMRn 中断。

### TMR\_IE TMR 中断使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	RW-0	RW-0	RW-0	RW-0
—	—	—	—	<b>TMR3_IE</b>	<b>TMR2_IE</b>	<b>TMR1_IE</b>	<b>TMR0_IE</b>

Bit7-4 保留

Bit3-0 **TMRn\_IE** : TMRn 中断使能位

1 : 使能

0 : 禁止

### TMR\_IF TMR 中断标志寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	RW-0	RW-0	RW-0	RW-0
—	—	—	—	<b>TMR3_IF</b>	<b>TMR2_IF</b>	<b>TMR1_IF</b>	<b>TMR0_IF</b>

Bit7-4 保留

Bit3-0 **TMRn\_IF** : TMRn 中断标志位

1 : 有 TMRn 中断请求

0 : 无 TMRn 中断请求



## 11.6 边沿捕捉器 CAP 中断

芯片的 1 个边沿捕捉器 CAP 都支持中断。当满足用户设定的捕捉条件的捕捉事件发生时，即产生捕捉中断。

### CAP\_IE CAP 中断使能寄存器 (与 PWM\_IE 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	—	RW-0	—	—
—	—	—	—	—	<b>CAP_IE</b>	—	—

Bit7-3 保留

Bit2 **CAP\_IE** : CAP 中断使能位

1 : 使能

0 : 禁止

Bit1-0 保留

### CAP\_IF CAP 中断标志寄存器 (与 PWM\_IF 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	—	RW-0	—	—
—	—	—	—	—	<b>CAP_IF</b>	—	—

Bit7-3 保留

Bit2 **CAP\_IF** : CAP 中断使能位

1 : 有 CAP 中断请求

0 : 无 CAP 中断请求

Bit1-0 保留

## 11.7 脉宽调制器 PWM 中断

芯片的 3 个脉宽调制器 PWM0~2 都支持 2 种中断，即 PWM 周期中断和 PWM 刹车中断。

### PWM 周期中断

当 PWMn 所选时基的计数器值累加到该时基对应的周期值时，即产生 PWM 周期中断。

### PWM 刹车中断

当 PWMn 发生刹车事件时，会产生 PWM 刹车中断。

#### PWM\_IE PWM 中断使能寄存器 (与 CAP\_IE 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-0	RW-0	RW-0	—	RW-0	RW-0	RW-0
—	<b>STP2_IE</b>	<b>STP1_IE</b>	<b>STP0_IE</b>	—	<b>PWM2_IE</b>	<b>PWM1_IE</b>	<b>PWM0_IE</b>

Bit7 保留

Bit6-4 **STPn\_IE** : PWMn 刹车中断使能位

1 : 使能

0 : 禁止

Bit3 保留

Bit2-0 **PWMn\_IE** : PWMn 周期中断使能位

1 : 使能

0 : 禁止

#### PWM\_IF PWM 中断标志寄存器 (与 CAP\_IF 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-0	RW-0	RW-0	—	RW-0	RW-0	RW-0
—	<b>STP2_IF</b>	<b>STP1_IF</b>	<b>STP0_IF</b>	—	<b>PWM2_IF</b>	<b>PWM1_IF</b>	<b>PWM0_IF</b>

Bit7 保留

Bit6-4 **STPn\_IF** : PWMn 刹车中断标志位

1 : 有 PWMn 刹车中断请求

0 : 无 PWMn 刹车中断请求

Bit3 保留

Bit2-0 **PWMn\_IF** : PWMn 周期中断标志位

1 : 有 PWMn 周期中断请求

0 : 无 PWMn 周期中断请求

## 11.8 异步收发器 UART 中断

UART 支持 2 个中断，即 TX 发送中断和 RX 接收中断。

### TX 发送中断

根据 **UART\_TXC.TXEN**<1:0>位的配置，TX 发送中断可以是 UART 发送寄存器空产生中断。

### RX 接收中断

UART 接收寄存器接收到 1 帧数据，即产生 RX 接收中断。

#### UART\_IE UART 中断使能寄存器 (与 IIC\_IE 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	—	—	RW-0	RW-0
—	—	—	—	—	—	<b>TX_IE</b>	<b>RX_IE</b>

Bit7-2 保留

Bit1 **TX\_IE** : UART 发送中断使能位

1 : 使能

0 : 禁止

Bit0 **RX\_IE** : UART 接收中断使能位

1 : 使能

0 : 禁止

#### UART\_IF UART 中断标志寄存器 (与 IIC\_IF 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	—	—	RW-0	RW-0
—	—	—	—	—	—	<b>TX_IF</b>	<b>RX_IF</b>

Bit7-2 保留

Bit1 **TX\_IF** : UART 发送中断标志位

1 : 有 UART 发送中断请求

0 : 无 UART 发送中断请求

Bit0 **RX\_IF** : UART 接收中断标志位

1 : 有 UART 接收中断请求

0 : 无 UART 接收中断请求

## 11.9 IIC总线控制器中断

IIC 总线控制器支持 1 个中断。通过 **IIC\_C0.IIC\_IM** 位可配置如下事件产生 IIC 中断。

### START/STOP 位中断

检测到总线上有 START 或 STOP 位，产生中断。

### 发送/接收中断

完成 1 个字节的发送或接收，产生中断

#### **IIC\_IE** IIC 中断使能寄存器 (与 UART\_IE 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	RW-0	—	—	—	—
—	—	—	<b>IIC_IE</b>	—	—	—	—

Bit7-5 保留

Bit4 **IIC\_IE** : IIC 中断使能位

1 : 使能

0 : 禁止

Bit3-0 保留

#### **IIC\_IF** IIC 中断标志寄存器 (与 UART\_IF 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	RW-0	—	—	—	—
—	—	—	<b>IIC_IF</b>	—	—	—	—

Bit7-5 保留

Bit4 **IIC\_IF** : IIC 中断标志位

1 : 有中断请求

0 : 无中断请求

Bit3-0 保留

## 11.10 模拟模块中断

模拟模块包括 LVD、ADC 和 TK，每个模块都有独立的中断使能位和中断标志位。

### 低电压检测 LVD 中断

当满足 LVD\_C0.LVD\_IM 所设置的条件时，产生 LVD 中断。

### 模数转换器 ADC 中断

当 ADC 转换完成时，并达到 ADC\_C2.ADC\_CNT<1:0>所设定的转换次数时，产生 ADC 中断。

### 触控按键扫描器 TK 中断

以下 3 种情况会产生 TK 中断。

- TK 扫描完成
- 发生 TK 扫描溢出或发生 TK 扫描启动错误

#### AN\_IE 模拟中断使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	—	—	—	—	RW-0	RW-0	RW-0
KEY_IE	—	—	—	—	LVD_IE	TK_IE	ADC_IE

Bit7 **KEY\_IE**：梯形键扫中断使能位

1：使能

0：禁止

Bit6-3 保留

Bit2 **LVD\_IE**：LVD 中断使能位

1：使能

0：禁止

Bit1 **TK\_IE**：TK 中断使能位

1：使能

0：禁止

Bit0 **ADC\_IE**：ADC 中断使能位

1：使能

0：禁止

#### AN\_IF 模拟中断标志寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	—	—	—	—	RW-0	RW-0	RW-0
KEY_IF	—	—	—	—	LVD_IF	TK_IF	ADC_IF

Bit7 **KEY\_IF**：梯形键扫中断标志位

1：有 KEY 中断请求

0：无 KEY 中断请求

Bit6-3 保留

Bit2 **LVD\_IF**：LVD 中断标志位

1：有 LVD 中断请求



---

0 : 无 LVD 中断请求

Bit1      **TK\_IF** : TK 中断标志位

          1 : 有 TK 中断请求

          0 : 无 TK 中断请求

Bit0      **ADC\_IF** : ADC 中断标志位

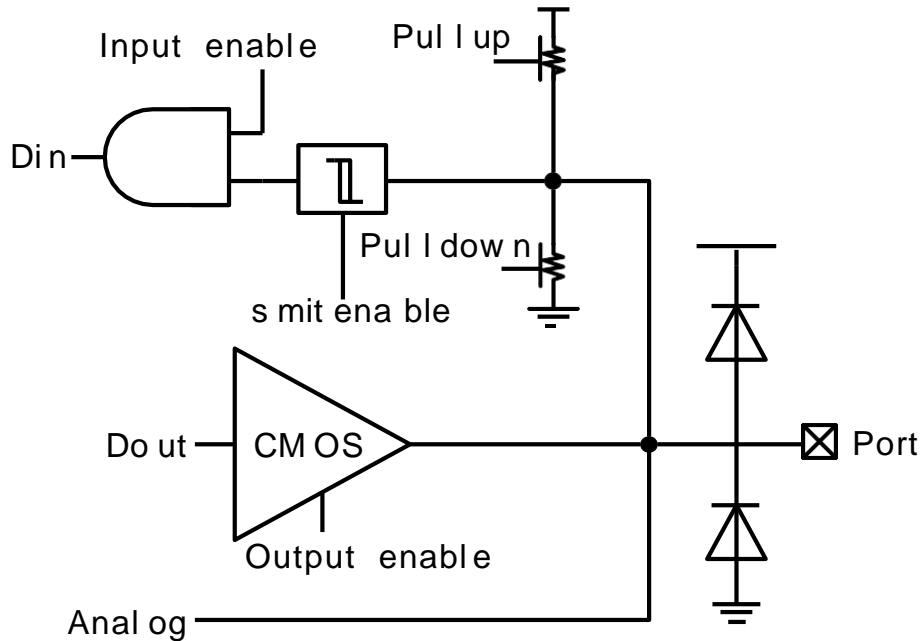
          1 : 有 ADC 中断请求

          0 : 无 ADC 中断请求

## 12 I/O 端口

### 12.1 描述

芯片 IO 管脚支持推挽输出和开漏输出两种模式。支持上下拉单独控制。输入输出全部关闭后，为高阻态，可用于模拟信号的输入输出。



图表 14 I/O 功能框图

### 12.2 I/O 寄存器

#### PORT\_C0 端口控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	RW-00		—	—
—	—	—	—	PT_RDS<1:0>		—	—

Bit7-4 保留

Bit3-2 **PT\_RDS<1:0>**：读端口模式选择位

11：输出模式时读端口寄存器，输入模式下读端口电平

10：始终读端口寄存器

01：始终读端口电平

00：输出模式时读端口寄存器，输入模式下读端口电平

Bit1-0 保留

#### Pn\_OE Pn 端口输出使能寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>Pn_OE&lt;7:0&gt;</b>							

Bit7-0 **Pn\_OE<7:0>**：Pn 端口输出使能位

1：输出使能

0：输出禁止

**Pn\_IE Pn 端口输入使能寄存器 (默认使能, 管脚作为模拟功能时关闭输入)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-1111_1111							
<b>Pn_IE&lt;7:0&gt;</b>							

Bit7-0 **Pn\_IE<7:0>** : Pn 端口输入使能位

1 : 使能

0 : 禁止

**Pn\_DAT Pn 端口数据寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>Pn_DAT&lt;7:0&gt;</b>							

Bit7-0 **Pn\_DAT<7:0>** : Pn 端口输出位

1 : 端口输出高电平

0 : 端口输出低电平

**Pn\_PUE Pn 端口弱上拉使能寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>Pn_PUE&lt;7:0&gt;</b>							

Bit7-0 **Pn\_PUE<7:0>** : Pn 端口弱上拉使能位

1 : 弱上拉使能

0 : 弱上拉关闭

**Pn\_PDE Pn 端口弱下拉使能寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>Pn_PDE&lt;7:0&gt;</b>							

Bit7-0 **Pn\_PDE<7:0>** : Pn 端口弱下拉使能位

1 : 弱下拉使能

0 : 弱下拉关闭

**Pn\_ODE Pn 端口开漏使能寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>Pn_ODE&lt;7:0&gt;</b>							

Bit7-0 **Pn\_ODE<7:0>** : Pn 端口输出模式选择位

1 : 开漏输出模式 (要求开漏端口电平不高于 VDD 电平)

0 : 推挽输出模式

**P1\_SMITE P1 端口施密特使能寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-1111_1111							
<b>P1_SMITE&lt;7:0&gt;</b>							

Bit7-0 **P1\_SMITE<7:0>** : P17~P10 端口施密特模式选择位

1 : 使能

0 : 禁止



**P0\_IOH\_CL P00~P03 拉电流驱动力设置**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-00		RW-00		RW-00		RW-00	
<b>P03_IOH&lt;1:0&gt;</b>		<b>P02_IOH&lt;1:0&gt;</b>		<b>P01_IOH&lt;1:0&gt;</b>		<b>P00_IOH&lt;1:0&gt;</b>	

Bit7-6 **P03\_IOH<1:0>** : P03 端口驱动电流设置

11 : 2mA                      10 : 4mA

01 : 8mA                      00 : 15mA

Bit5-4 **P02\_IOH<1:0>** : P02 端口驱动电流设置

11 : 2mA                      10 : 4mA

01 : 8mA                      00 : 15mA

Bit3-2 **P01\_IOH<1:0>** : P01 端口驱动电流设置

11 : 2mA                      10 : 4mA

01 : 8mA                      00 : 15mA

Bit1-0 **P00\_IOH<1:0>** : P00 端口驱动电流设置

11 : 2mA                      10 : 4mA

01 : 8mA                      00 : 15mA

**P0\_IOH\_CH P04~P07 拉电流驱动力设置**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-00		RW-00		RW-00		RW-00	
<b>P07_IOH&lt;1:0&gt;</b>		<b>P06_IOH&lt;1:0&gt;</b>		<b>P05_IOH&lt;1:0&gt;</b>		<b>P04_IOH&lt;1:0&gt;</b>	

Bit7-6 **P07\_IOH<1:0>** : P07 端口驱动电流设置

11 : 2mA                      10 : 4mA

01 : 8mA                      00 : 15mA

Bit5-4 **P06\_IOH<1:0>** : P06 端口驱动电流设置

11 : 2mA                      10 : 4mA

01 : 8mA                      00 : 15mA

Bit3-2 **P05\_IOH<1:0>** : P05 端口驱动电流设置

11 : 2mA                      10 : 4mA

01 : 8mA                      00 : 15mA

Bit1-0 **P04\_IOH<1:0>** : P04 端口驱动电流设置

11 : 2mA                      10 : 4mA

01 : 8mA                      00 : 15mA

**P1\_IOL\_CL P10~P13 灌电流驱动力设置**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-00		RW-00		RW-00		RW-00	
<b>P13_IOL&lt;1:0&gt;</b>		<b>P12_IOL&lt;1:0&gt;</b>		<b>P11_IOL&lt;1:0&gt;</b>		<b>P10_IOL&lt;1:0&gt;</b>	

Bit7-6 **P13\_IOL<1:0>** : P13 端口驱动电流设置

其他 : 保留

01 : 80mA

00 : 25mA

Bit5-4 **P12\_IOL<1:0>** : P12 端口驱动电流设置

其他：保留

01：80mA

00：25mA

Bit3-2 **P11\_IOL**<1:0>：P11 端口驱动电流设置

其他：保留

01：80mA

00：25mA

Bit1-0 **P10\_IOL** <1:0>：P10 端口驱动电流设置

其他：保留

01：80mA

00：25mA

### **P1\_IOL\_CH** P14~P15 灌电流驱动力设置

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	RW-00		RW-00	
—	—	—	—	<b>P15_IOL</b>		<b>P14_IOL</b>	

Bit7-4 保留

Bit3-2 **P15\_IOL**<1:0>：P15 端口驱动电流设置

其他：保留

01：80mA

00：25mA

Bit1-0 **P14\_IOL**<1:0>：P14 端口驱动电流设置

其他：保留

01：80mA

00：25mA

### **P0\_FUN0** P00 和 P01 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000			—	RW-000		
—	<b>P01_FUN</b> <2:0>			—	<b>P00_FUN</b> <2:0>		

Bit7 保留

Bit6-4 **P01\_FUN**<2:0>：P01 端口复用选择位（参见端口复用表）

Bit3 保留

Bit2-0 **P00\_FUN**<2:0>：P00 端口复用选择位（参见端口复用表）

### **P0\_FUN1** P02 和 P03 端口复用选择寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000			—	RW-000		
—	<b>P03_FUN</b> <2:0>			—	<b>P02_FUN</b> <2:0>		

Bit7 保留

Bit6-4 **P03\_FUN**<2:0>：P03 端口复用选择位（参见端口复用表）

Bit3 保留

Bit2-0 **P02\_FUN**<2:0>：P02 端口复用选择位（参见端口复用表）

**P0\_FUN2 P04 和 P05 端口复用选择寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000			—	RW-000		
—	<b>P05_FUN&lt;2:0&gt;</b>			—	<b>P04_FUN&lt;2:0&gt;</b>		

- Bit7 保留
- Bit6-4 **P05\_FUN<2:0>** : P05 端口复用选择位 (参见端口复用表)
- Bit3 保留
- Bit2-0 **P04\_FUN<2:0>** : P04 端口复用选择位 (参见端口复用表)

**P0\_FUN3 P06 和 P07 端口复用选择寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000			—	RW-000		
—	<b>P07_FUN&lt;2:0&gt;</b>			—	<b>P06_FUN&lt;2:0&gt;</b>		

- Bit7 保留
- Bit6-4 **P07\_FUN<2:0>** : P07 端口复用选择位 (参见端口复用表)
- Bit3 保留
- Bit2-0 **P06\_FUN<2:0>** : P06 端口复用选择位 (参见端口复用表)

**P1\_FUN0 P10 和 P11 端口复用选择寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000			—	RW-000		
—	<b>P11_FUN&lt;2:0&gt;</b>			—	<b>P10_FUN&lt;2:0&gt;</b>		

- Bit7 保留
- Bit6-4 **P11\_FUN<2:0>** : P11 端口复用选择位 (参见端口复用表)
- Bit3 保留
- Bit2-0 **P10\_FUN<2:0>** : P10 端口复用选择位 (参见端口复用表)

**P1\_FUN1 P12 和 P13 端口复用选择寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000			—	RW-000		
—	<b>P13_FUN&lt;2:0&gt;</b>			—	<b>P12_FUN&lt;2:0&gt;</b>		

- Bit7 保留
- Bit6-4 **P13\_FUN<2:0>** : P13 端口复用选择位 (参见端口复用表)
- Bit3 保留
- Bit2-0 **P12\_FUN<2:0>** : P12 端口复用选择位 (参见端口复用表)

**P1\_FUN2 P14 和 P15 端口复用选择寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000			—	RW-000		
—	<b>P15_FUN&lt;2:0&gt;</b>			—	<b>P14_FUN&lt;2:0&gt;</b>		

- Bit7 保留
- Bit6-4 **P15\_FUN<2:0>** : P15 端口复用选择位 (参见端口复用表)
- Bit3 保留
- Bit2-0 **P14\_FUN<2:0>** : P14 端口复用选择位 (参见端口复用表)

**P1\_FUN3 P16 和 P17 端口复用选择寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000			—	RW-000		
—	<b>P17_FUN&lt;2:0&gt;</b>			—	<b>P16_FUN&lt;2:0&gt;</b>		

Bit7 保留

Bit6-4 **P17\_FUN<2:0>** : P17 端口复用选择位 ( 参见端口复用表 )

Bit3 保留

Bit2-0 **P16\_FUN<2:0>** : P16 端口复用选择位 ( 参见端口复用表 )

**P2\_FUN0 P20 和 P21 端口复用选择寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000			—	RW-0000		
—	<b>P21_FUN&lt;2:0&gt;</b>			—	<b>P20_FUN&lt;2:0&gt;</b>		

Bit7 保留

Bit6-4 **P21\_FUN<2:0>** : P21 端口复用选择位 ( 参见端口复用表 )

Bit3 保留

Bit2-0 **P20\_FUN<2:0>** : P20 端口复用选择位 ( 参见端口复用表 )

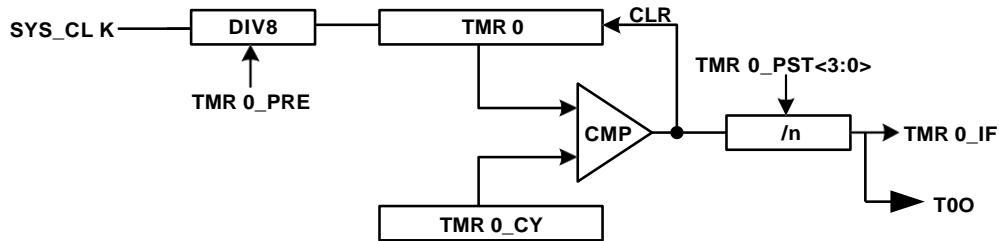
## 13.8 位定时器 TMR0

### 13.1 描述

TMR0 为内置 8 位定时器，使能后 TMR0 计数自动累加与 TMR0\_CY 相等时产生溢出清零后继续计数，支持时钟 8 分频计数和后分频。

将 IO 配置成 T00 功能是，T00 可输出中断翻转。

使能 TMR0\_IE 和 INT1\_IE 以及 GIE 后，当产生 TMR0\_IF 可产生中断。



图表 15 TMR0 功能框图

### 13.2 TMR0 寄存器

#### TMR0\_C0 TMR0 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	—	—		RW-0000		
<b>TMR0_EN</b>	<b>TMR0_PRE</b>	—	—		<b>TMR0_PST&lt;3:0&gt;</b>		

Bit7 **TMR0\_EN** : TMR0 使能位

1 : 使能  
0 : 关闭

Bit6 **TMR0\_PRE** : TMR0 计数时钟 8 分频使能位

1 : 使能  
0 : 关闭

Bit5-4 **保留**

Bit3-0 **TMR0\_PST<3:0>** : TMR0 后分频位

TMR0 的 n 次溢出产生中断 ( $n = \text{TMRn\_POS<3:0>} + 1$ )

#### TMR0L TMR0 计数寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>TMR0&lt;7:0&gt;</b>							

Bit7-0 **TMR0<7:0>** : TMR0 计数值

#### TMR0\_CYL TMR0 周期寄存器 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-1111_1111							
<b>TMR0_CY&lt;7:0&gt;</b>							

Bit7-0 **TMR0\_CY<7:0>** : TMR0 周期值

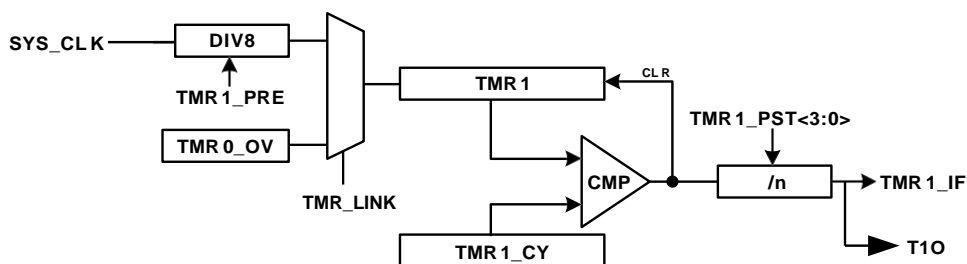
## 14.8 位定时器 TMR1 (支持级联 TMR0)

### 14.1 描述

TMR1 为内置 8 位定时器，使能后 TMR1 计数自动累加与 TMR1\_CY 相等时产生溢出清零后继续计数，支持时钟 8 分频计数和后分频。可级联 TMR0 配置为 16 位定时器

将 IO 配置成 TIO 功能是，TIO 可输出中断翻转。

使能 TMR1\_IE 和 INT1\_IE 以及 GIE 后，当产生 TMR1\_IF 可产生中断。



图表 16 TMR1 功能框图

### 14.2 TMR1 寄存器

#### TMR1\_C0 TMR1 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	RW-0	—	RW-0000			
<b>TMR1_EN</b>	<b>TMRn_PRE</b>	<b>TMR_LINK</b>	—	<b>TMR1_PST&lt;3:0&gt;</b>			

Bit7 **TMR1\_EN** : TMR1 使能位

- 1 : 使能
- 0 : 关闭

Bit6 **TMR1\_PRE** : TMR1 计数时钟 8 分频使能位

- 1 : 使能
- 0 : 关闭

Bit5 **TMR\_LINK** : 与 TMR0 级联(TMR1 功能)

- 1 : 级联 ( TMR1 和 TMR0 预分频需要一致 ) ,计数溢出值为{TMR1\_CY,TMR0\_CY}+1
- 0 : 单独运行

Bit4 **保留**

Bit3-0 **TMR1\_PST<3:0>** : TMR1 后分频位

TMR1 的 n 次溢出产生中断 ( n = TMRn\_POS<3:0> + 1 )

#### TMR1L TMR1 计数寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>TMR1&lt;7:0&gt;</b>							

Bit7-0 **TMR1<7:0>** : TMR1 计数值

#### TMR1\_CYL TMR0 周期寄存器 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-1111_1111							
<b>TMR1_CY&lt;7:0&gt;</b>							

Bit7-0 **TMR1\_CY<7:0>** : TMR1 周期值

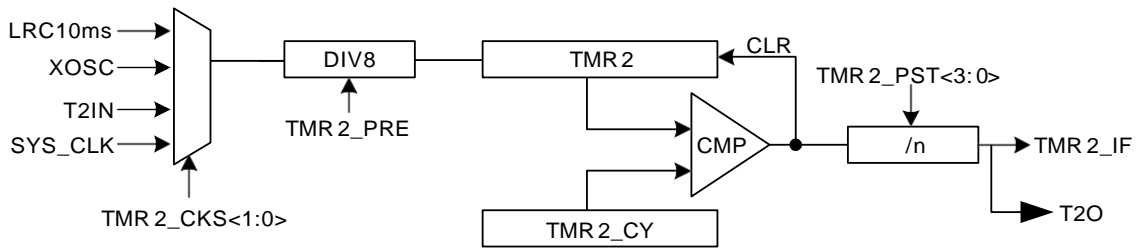
## 15 8 位定时器/计数器 TMR2

### 15.1 描述

TMR2 为内置 8 位定时器计数器，支持 4 个计数源，使能后 TMR2 计数自动累加与 TMR2\_CY 相等时产生溢出清零后继续计数，支持时钟 8 分频计数和后分频。

将 IO 配置成 T2O 功能时，T2O 可输出中断翻转。

使能 TMR2\_IE 和 INT3\_IE 以及 GIE 后，当产生 TMR2\_IF 可产生中断。



图表 17 TMR2 功能框图

### 15.1 TMR2 寄存器

#### TMR2\_C0 TMRn 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	RW-00		RW-0000			
<b>TMR2_EN</b>	<b>TMR2_PRE</b>	<b>TMR2_CKS</b>		<b>TMR2_PST&lt;3:0&gt;</b>			

Bit7 **TMR2\_EN** : TMR2 使能位

1 : 使能

0 : 关闭

Bit6 **TMR2\_PRE** : TMR2 计数时钟 8 分频使能位

1 : 使能

0 : 关闭

Bit5-4 **TMR2\_CKS<1:0>** : TMR2 计数时钟选择位

10 : LRC 10MS

11 : XOSC 振荡器

00 : SYS\_CLK 系统时钟源

01 : T2IN 复用端口输入

Bit3-0 **TMR2\_PST<3:0>** : TMRn 后分频位

TMR2 的 n 次溢出产生中断 (  $n = \text{TMRn\_POS}<3:0> + 1$  )

#### TMR2L TMR2 计数寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>TMR2&lt;7:0&gt;</b>							

Bit7-0 **TMR2<7:0>** : TMR2 计数值

#### TMR2\_CYL TMR2 周期寄存器低 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>TMR2_CY&lt;7:0&gt;</b>							

Bit7-0 **TMR2\_CY<7:0>** : TMR2 周期值

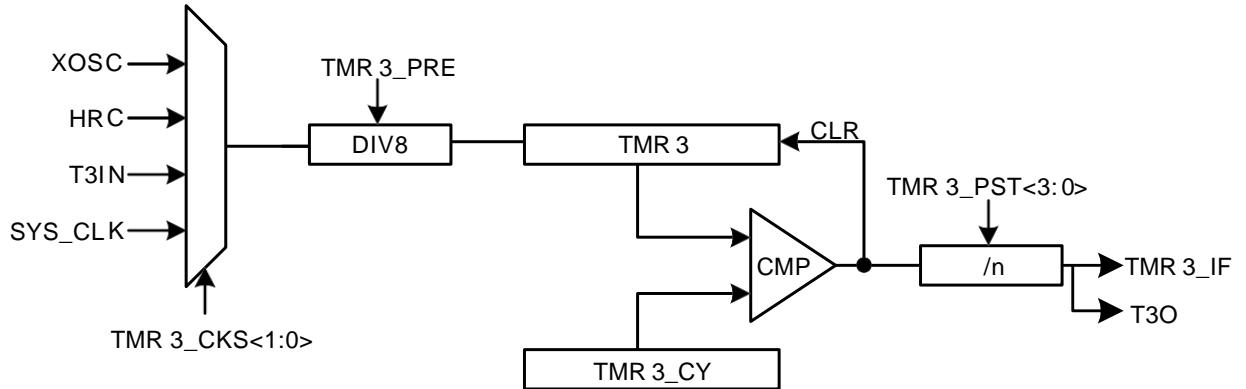
## 16 16 位定时/计数器 TMR3

### 16.1 描述

TMR3 为内置 16 位定时/计数器，支持 4 个计数源，使能后 TMR3 计数自动累加与 TMR3\_CY 相等时产生溢出清零后继续计数，支持时钟 8 分频计数和后分频。

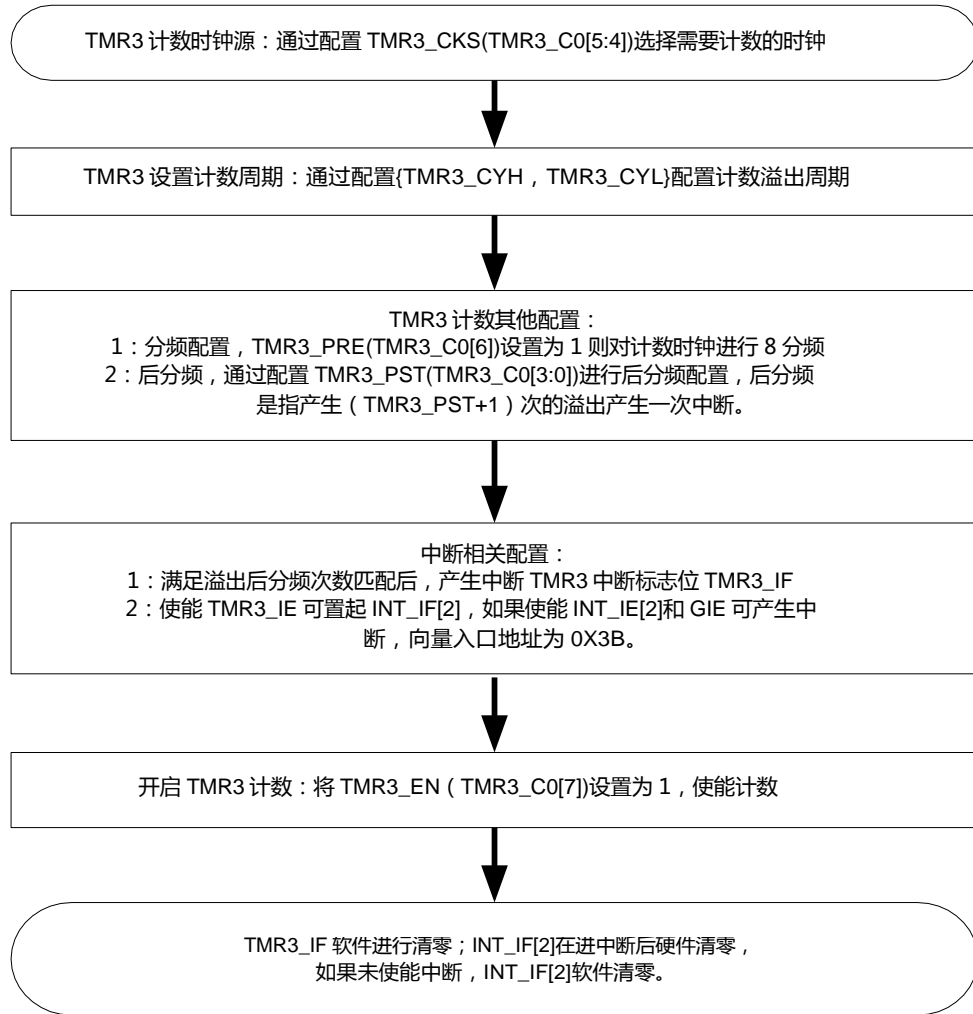
将 IO 配置成 T3O 功能时，T3O 可输出中断翻转。

使能 TMR3\_IE 和 INT2\_IE 以及 GIE 后，当产生 TMR3\_IF 可产生中断。



图表 18 TMR3 功能框图



**TMR3 操作流程**


图表 19 TMR3操作流程

**16.2 TMR3 寄存器**
**TMR3\_C0 TMRn 控制寄存器 0**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	RW-00		RW-0000			
<b>TMR3_EN</b>	<b>TMR3_PRE</b>	<b>TMR3_CKS&lt;1:0&gt;</b>		<b>TMR3_PST&lt;3:0&gt;</b>			

 Bit7 **TMR3\_EN** : TMR3 使能位

- 1 : 使能
- 0 : 关闭

 Bit6 **TMR3\_PRE** : TMR3 计数时钟 8 分频使能位

- 1 : 使能
- 0 : 关闭

 Bit5-4 **TMR3\_CKS<3:0>** : TMR3 计数时钟选择位

- 10 : HRC 内部高频时钟
- 11 : XOSC 振荡器
- 00 : SYS\_CLK 系统时钟源
- 01 : T3IN 复用端口输入

 Bit3-0 **TMR3\_PST<3:0>** : TMRn 后分频位

TMR3 的 n 次溢出产生中断 ( n = TMR3\_POS&lt;3:0&gt; + 1 )

**TMR3\_C1 TMR3 控制寄存器 1**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	RW-0	RW-0	—	—	—	—
—	—	<b>TMR3_GS</b>	<b>TMR3_GE</b>	—	—	—	—

Bit7-6 保留

 Bit5 **TMR3\_GS** : TMR3 门控极性选择位

1 : T3G 输入高电平计数

0 : T3G 输入低电平计数

 Bit4 **TMR3\_GE** : TMR3 门控使能位

1 : 使能 (使能后需要根据 TMR3\_GS 设置和 T3G 输入相对应是才可计数)

0 : 关闭 (关闭状态下 TMR 仅需使能 TMR3\_EN 既可以计数)

Bit3-0 保留

**TMR3L TMR3 计数寄存器低 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>TMR3&lt;7:0&gt;</b>							

 Bit7-0 **TMR3<7:0>** : TMR3 计数值低 8 位, 写时应先低位后高位; 读出时先高位后低位

**TMR3H TMR3 计数寄存器高 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>TMRn&lt;15:8&gt;</b>							

 Bit7-0 **TMR3<15:8>** : TMR3 计数值高 8 位, 写时应先低位后高位; 读出时先高位后低位

**TMR3\_CYL TMR3 周期寄存器低 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>TMR3_CY&lt;7:0&gt;</b>							

 Bit7-0 **TMR3\_CY<7:0>** : TMR3 周期值低 8 位

**TMR3\_CYH TMR3 周期寄存器高 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>TMR3_CY&lt;15:8&gt;</b>							

 Bit7-0 **TMR3\_CY<15:8>** : TMR3 周期值高 8 位

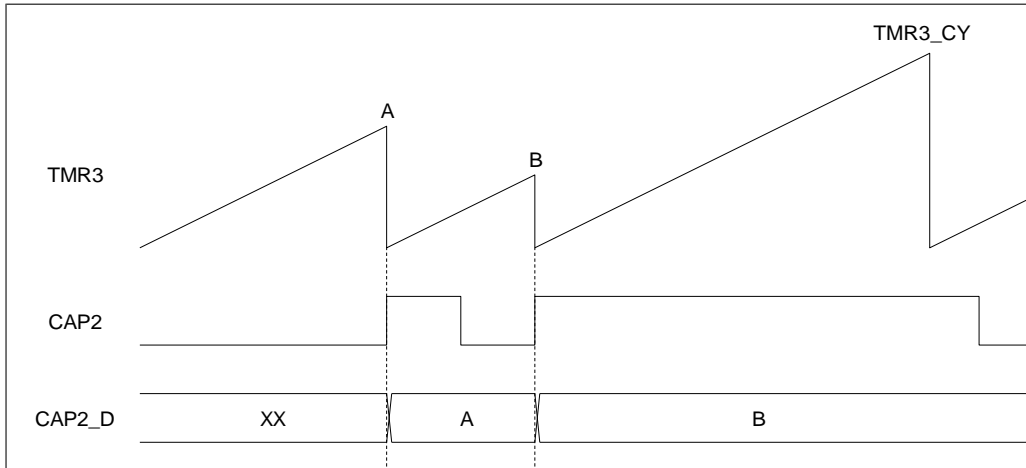
## 17 边沿捕捉器 CAP

芯片内置 1 路边沿捕捉器 CAP。

边沿捕捉器 CAP 为 TMR3 的附加功能，工作时需选定一个 TMR3 作为其工作时基。

### 捕捉清零模式

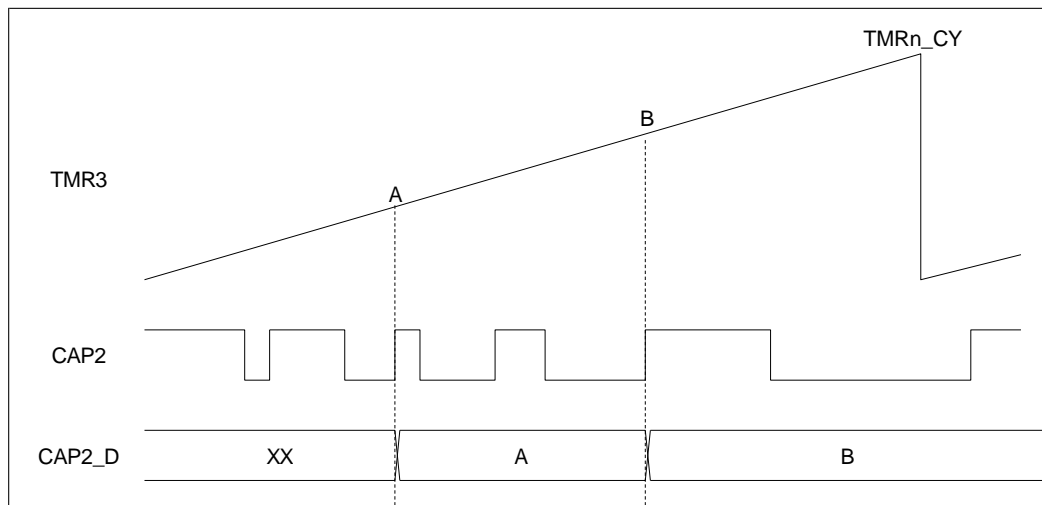
示例： $CAP\_MOD<1:0>=11$ ， $CAP\_EGS<1:0>=01$ ， $CAP\_CNT<1:0>=00$



图表 20 捕捉清零模式示例波形图

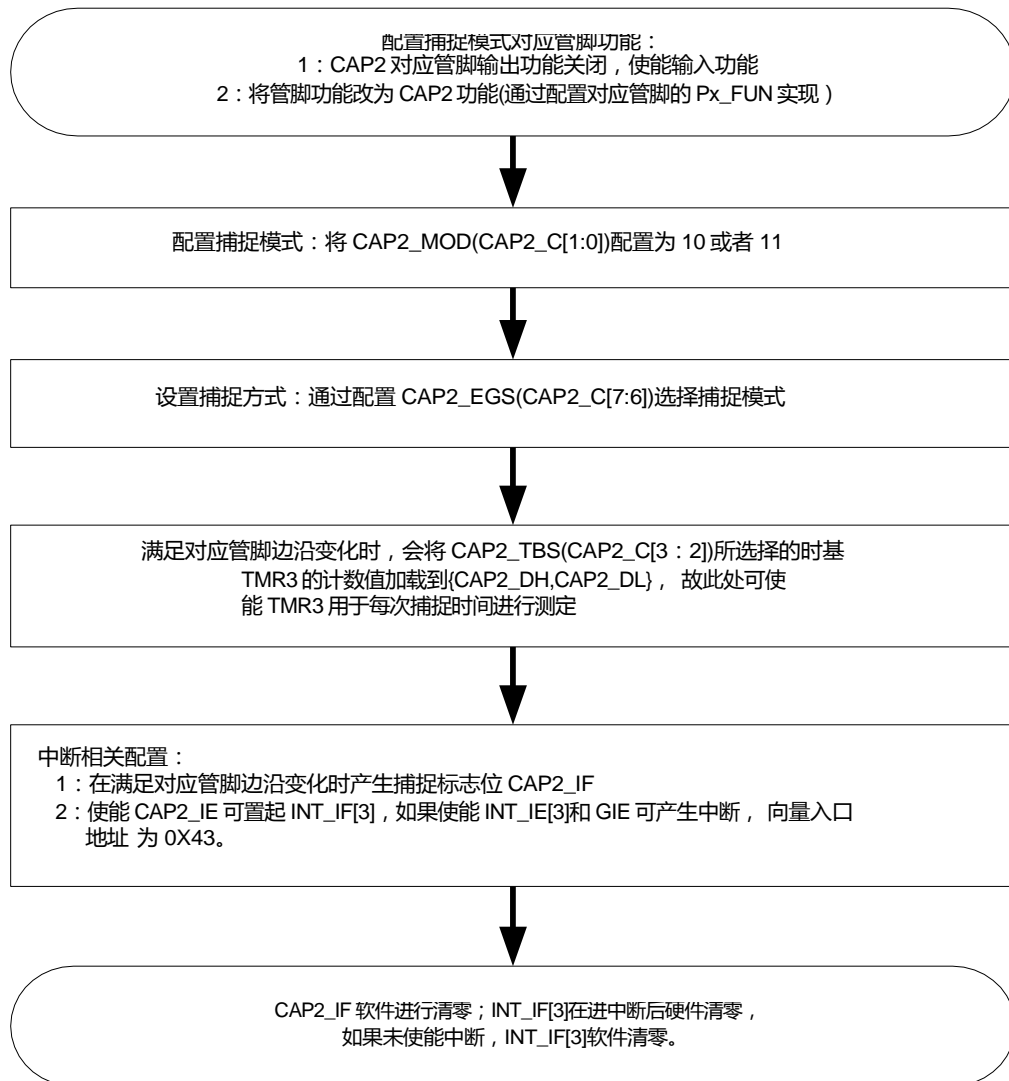
### 捕捉累加模式

示例： $CAP\_MOD<1:0>=10$ ， $CAP\_EGS<1:0>=11$ ， $CAP\_CNT<1:0>=01$



图表 21 捕捉累加模式示例波形图

### CAP 操作流程 (以 CAP 为例)



图表 22 CAP 操作流程图

## 17.1 CAP 寄存器

### CAP\_CCAP 捕捉控制寄存器 (与 PWM2\_C 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-00		RW-00		RW-00		RW-00	
<b>CAP_EGS&lt;1:0&gt;</b>		<b>CAP_CNT&lt;1:0&gt;</b>		<b>CAP_TBS&lt;1:0&gt;</b>		<b>CAP_MOD&lt;1:0&gt;</b>	

Bit7-6 **CAP\_EGS<1:0>** : CAP 捕捉边沿选择位

- 11 : 上升和下降沿都捕捉
- 10 : 下降沿捕捉
- 01 : 上升沿捕捉
- 00 : 保留

Bit5-4 **CAP\_CNT<1:0>** : CAP 捕捉边沿个数选择位

- 11 : 16 个触发边沿产生 1 次捕捉事件
- 10 : 8 个触发边沿产生 1 次捕捉事件
- 01 : 4 个触发边沿产生 1 次捕捉事件
- 00 : 1 个触发边沿产生 1 次捕捉事件

Bit3-2 **CAP\_TBS<1:0>** : CAP 工作时基选择位

- 11 : 保留
- 10 : 保留
- 01 : 保留
- 00 : 选择 TMR3

Bit1-0 **CAP\_MOD<1:0>** : CAP 捕捉模式选择位

- 11 : 捕捉清零模式 (捕捉事件发生时, 将时基 TMR 清零)
- 10 : 捕捉累加模式 (捕捉事件发生时, 时基 TMR 继续累加)
- 01 : 保留 (用于 PWM 模式)
- 00 : 关闭

### CAP\_DL CAP 捕捉寄存器低 8 位 (与 PWM2\_R0L 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>CAP_D&lt;7:0&gt;</b>							

Bit7-0 **CAP\_D<7:0>** : CAP 捕捉值低 8 位

### CAP\_DH CAP 捕捉寄存器高 8 位 (与 PWM2\_R0H 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>CAP_D&lt;15:8&gt;</b>							

Bit7-0 **CAP\_D<15:8>** : CAP 捕捉值高 8 位

## 18 脉宽调制器 PWM

### 18.1 描述

芯片内置 3 路 12+3 位脉宽调制器 PWM0~PWM2。PWM 支持边沿对齐和中心对齐。

脉宽调制器 PWM 依靠 TMR 计数，工作时需选定一个 TMR 作为工作时基。在选择时基时，根据应用系统的需求，可多组 PWM 选择同一个 TMR 时基，也可分别选择不同的 TMR 时基。当选择同一 TMR 时基时，采用同一时基工作的多组 PWM 的输出频率是相同的。

#### PWM 周期

PWM 以所选定 TMR 作为时基进行工作，PWM 的周期即为所选定 TMR 的 TMRn\_CY 寄存器所设定的计数周期。

#### PWM 匹配点

PWM 模块包含 1 组 12+3 位的匹配寄存器 PWMn\_R0，且匹配寄存器各有 1 级缓冲器

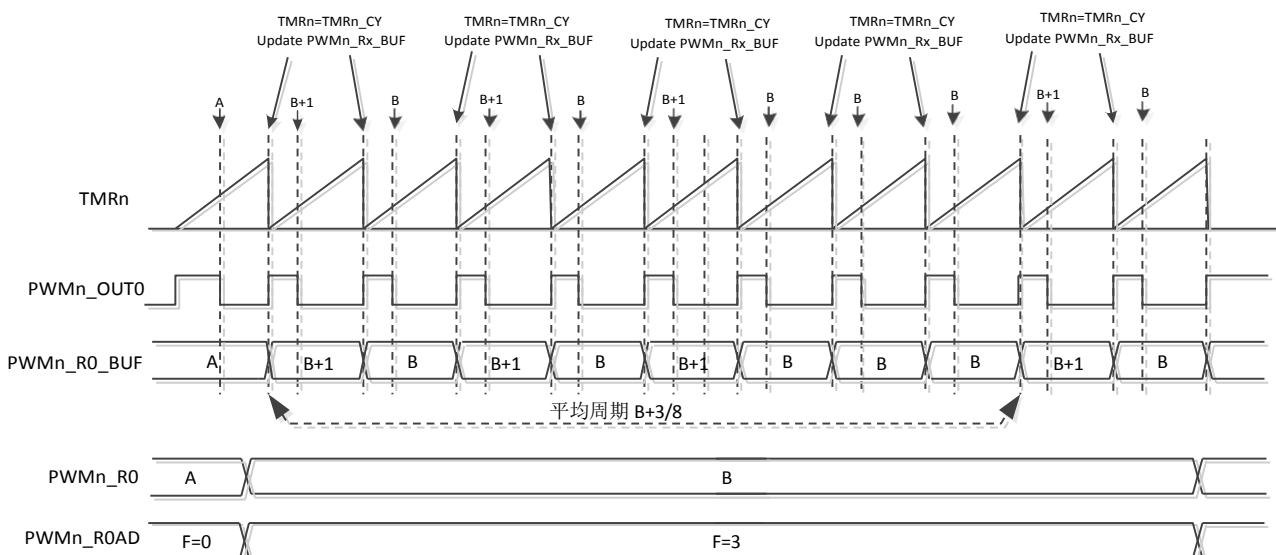
PWMn\_R0\_BUF 对应于 PWMn 的 1 路输出通道。当 PWM 关闭时，写匹配寄存器会同时将写入值更新到匹配缓冲器中；当 PWM 运行时，写匹配寄存器不会立即更新匹配缓冲器，而是在一个完整的 PWM 周期结束时才将匹配寄存器的内容更新到匹配缓冲器中。PWM 工作时，时基的计数值会实时和匹配缓冲器进行比较，当 PWM 时基计数值与匹配缓冲器值相等时，即为匹配点。用户可分别设定 PWM 周期内匹配点前和匹配点后的 PWM 输出电平。

#### PWM 输出初始态

当 PWM 模块不使能 PWM 波形输出初始态，用户可设定初始态的输出电平。当然，这个初始态的输出电平是否通过 PWM 复用端口输出，要取决于相应复用端口的设置。

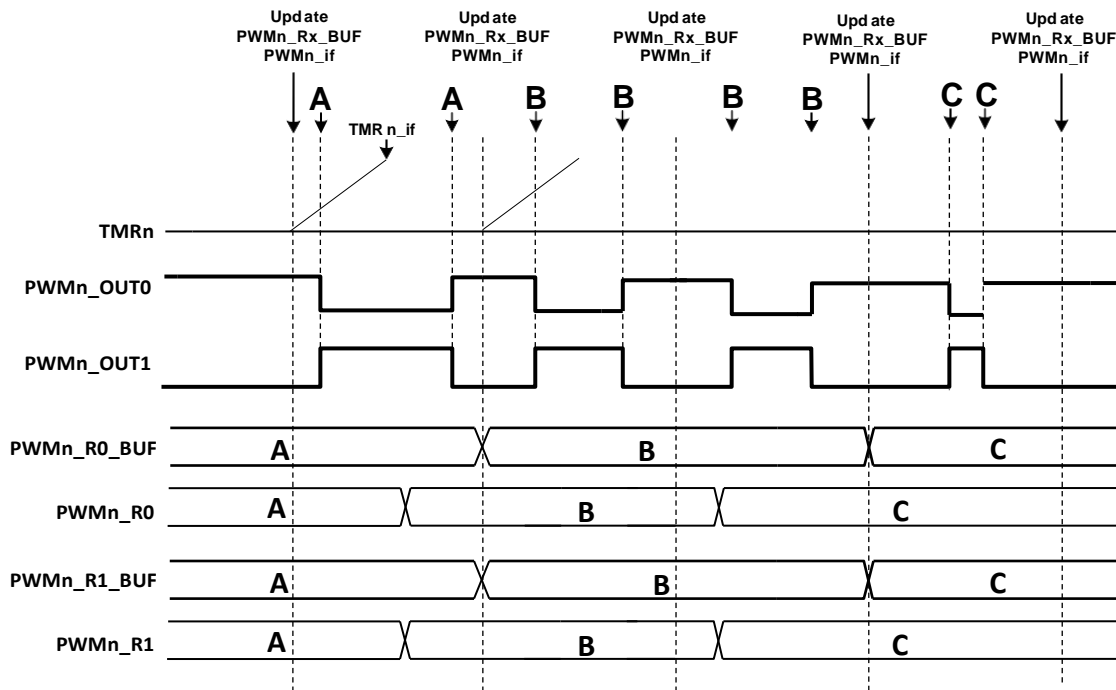
**示例 1：**边沿对齐，无死区，扩展设置为 3，设置如下：

**PWMn\_DT<7:0>=00H, PWMn0\_T=0, PWMn0\_P=1, PWMn\_R0EX=3**



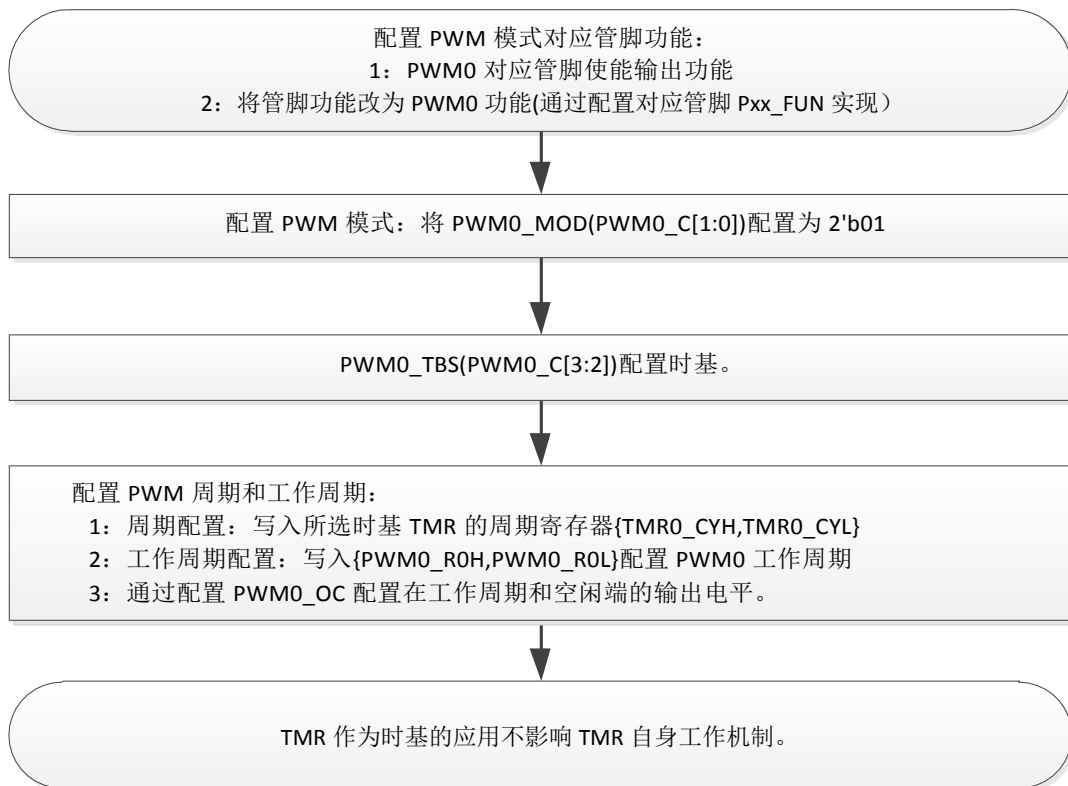
图表 23 PWM 边沿对齐工作示例波形图

示例 2：中心对齐，设置如下：



图表 24 PWM 中心对齐工作示例波形图

### PWM 操作流程 (以 PWM0 为例)



图表 25 PWM 操作流程

## 18.2 PWM 寄存器

**PWMn\_C** PWMn 控制寄存器 (与 CAP\_C 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-00		RW-00		RW-00		RW-00	
<b>PWMn_SPS&lt;1:0&gt;</b>		<b>PWM_MD&lt;1:0&gt;</b>		<b>PWMn_TBS&lt;1:0&gt;</b>		<b>PWMn_MOD&lt;1:0&gt;</b>	

Bit7-6 **PWMn\_SPS<1:0>** : PWMn 刹车模式选择位 (刹车后 PWM 模式关闭, 需要软件启动)

11 : 软件刹车 (写 “11” 立即进入刹车状态)

10 : 比较器输出低刹车

01 : STP 复用端口输入低电平刹车

00 : 关闭刹车功能

Bit5-4 **PWM\_MD<1:0>**

11 : 保留

10 : 保留

01 : 中心对齐模式 (仅时基选择成 TMR3 时支持)

00 : 边沿对齐模式

Bit3-2 **PWMn\_TBS<1:0>** : PWMn 工作时基选择位

11 : 保留

10 : 保留

01 : TMR1 和 TMR0 开启级联时 (PWM 周期为{ TMR1,TMR0} ), 没有级联时为 TMR0 为时基(TMR0 作为时基时只能做 8 位精度 PWM)

00 : 选择 TMR3

Bit1-0 **PWMn\_MOD<1:0>** : PWMn 模式选择位

1x : 保留

01 : PWM 模式

00 : 关闭

**PWMn\_R0L** PWMn 匹配点寄存器低 8 位 (与 CAP\_DL 寄存器复用) 写入先高后低

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>PWMn_R0&lt;7:0&gt;</b>							

Bit7-0 **PWMn\_R0<7:0>** : PWMn0 占空比低 8 位

**PWMn\_R0H** PWMn 匹配点寄存器高 8 位 (与 CAP\_DH 寄存器复用)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>PWMn_R0&lt;15:8&gt;</b>							

Bit7-0 **PWMn\_R0<15:8>** : PWMn0 占空比高 8 位

**PWMn\_R1L** PWMn 匹配点寄存器低 8 位, 写入先高后低

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>PWMn_R1&lt;7:0&gt;</b>							

Bit7-0 **PWMn\_R1<7:0>** : PWMn1 占空比低 8 位



**PWMn\_R1H PWMn 匹配点寄存器高 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-000				RW-0000			
<b>PWMn_REX&lt;2:0&gt;</b>				<b>PWMn_R1&lt;11:8&gt;</b>			

- Bit7 保留
- Bit6-4 **PWMn\_REX<2:0>** : PWMn 平均占空比扩展位
- Bit3-0 **PWMn\_R1<11:8>** : PWMn1 占空比高 4 位

**PWMn\_OC PWMn 输出控制寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	—	RW-0	RW-0	RW-0	RW-1
—	—	—	—	<b>PWMn1_T</b>	<b>PWMn0_T</b>	<b>PWMn1_P</b>	<b>PWMn0_P</b>

- Bit7-4 保留
- Bit3 **PWMn1\_T** : PWMn 通道 1 输出初始态选择位  
 1 : 输出高电平  
 0 : 输出低电平
- Bit2 **PWMn0\_T** : PWMn 通道 0 输出初始态选择位  
 1 : 输出高电平  
 0 : 输出低电平
- Bit1 **PWMn1\_P** : PWMn 通道 1 输出配置  
 1 : 匹配点前输出值 0 , 匹配点后输出 1  
 0 : 匹配点前输出值 1 , 匹配点后输出 0
- Bit0 **PWMn0\_P** : PWMn 通道 0 输出配置  
 1 : 匹配点前输出值 0 , 匹配点后输出 1  
 0 : 匹配点前输出值 1 , 匹配点后输出 0

**PWMn\_DT PWMn 输出控制寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>PWMn_DT&lt;7:0&gt;</b>							

- Bit7-0 **PWMn\_D<7:0>** : 死区延时时间

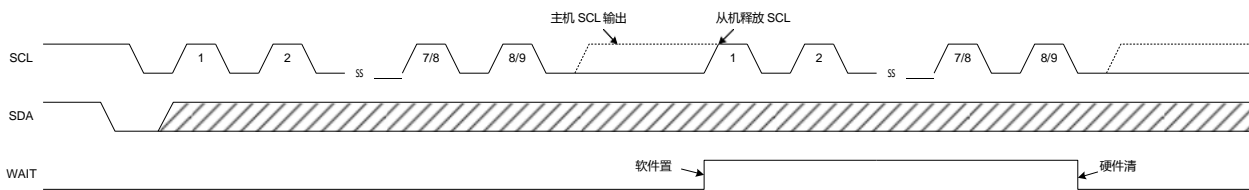
## 19 IIC 总线控制器

### 19.1 描述

芯片内置 1 路 IIC 总线控制器，功能特性如下：

- 支持主控模式（仅支持单主机，不支持多主仲裁）
- 支持从动模式（仅支持 7 位从机地址，从机地址可设置）
- 支持通信等待功能
- 支持通信超时检测

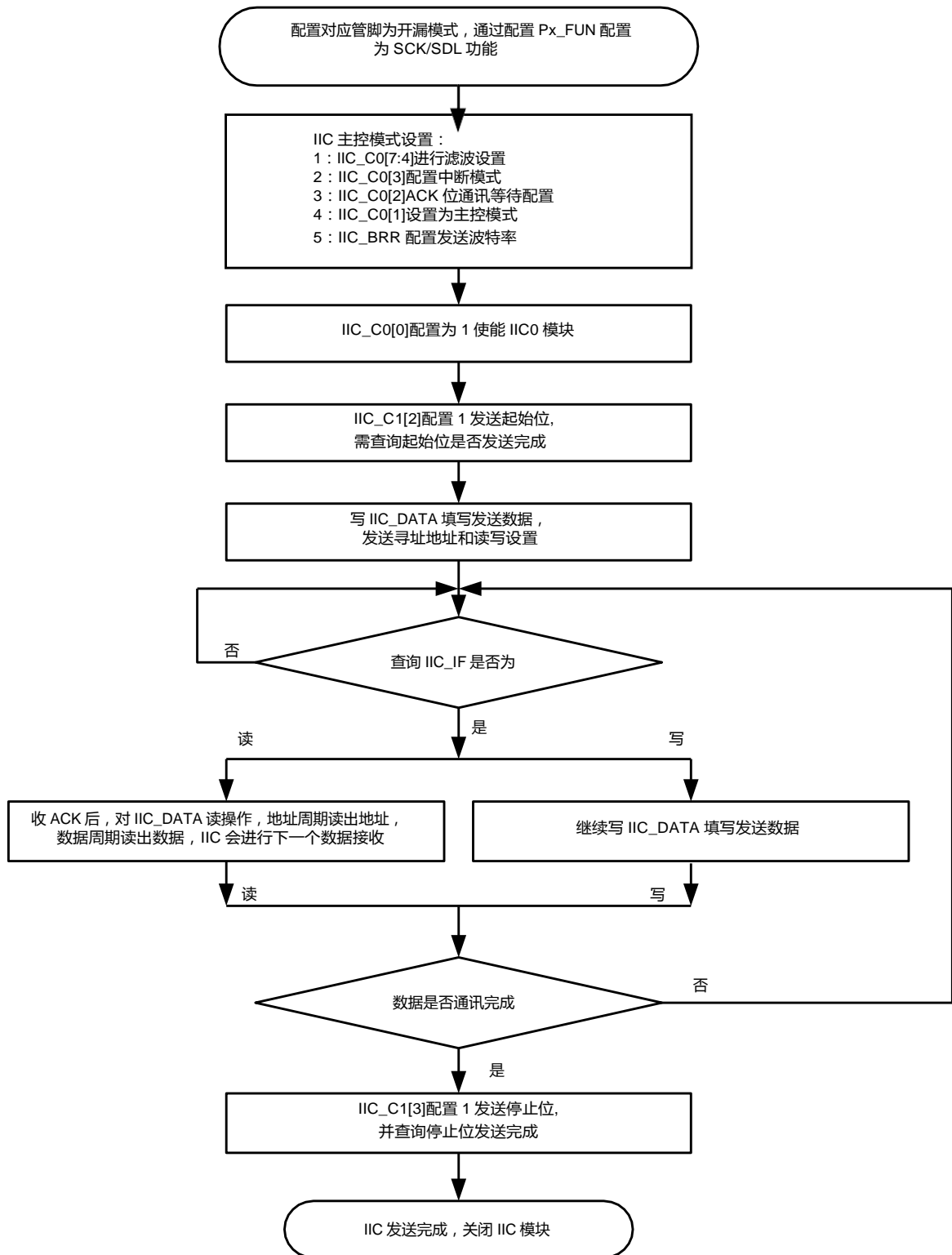
#### IIC 通信等待



图表 26 IIC 通信等待波形示意图

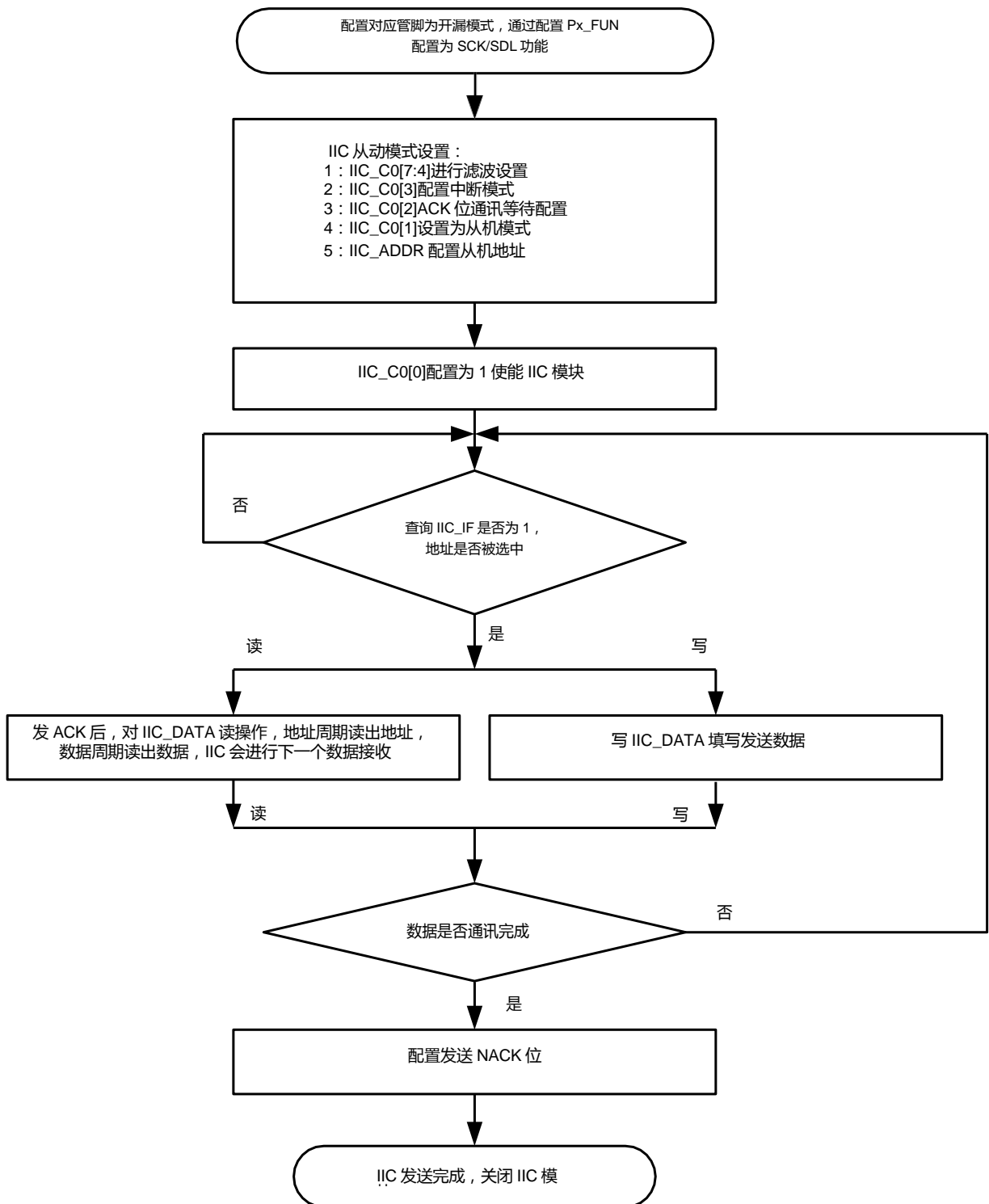
IIC 总线控制器支持通信等待功能，通过 **IIC\_C0.WTEN** 位使能。在主机模式中使能通信等待功能，当 IIC 总线上每完成一个字节的发送或接收后，主机将时钟线 SCL 释放为高电平，并实时检测 SCL 线上的电平状态。如果 SCL 为高电平，则继续进行后续时钟发送；如果 SCL 被从机拉为低电平，说明从机没有作好通信准备，强制进入通信等待状态，则主机一直等到从机重新将 SCL 线释放为高电平后，才继续进行后续时钟发送。在从动模式中使能通信等待功能，当 IIC 总线上每完成一个字节的发送或接收后，从机自动将时钟线 SCL 拉为低电平，强制进入通信等待状态。待从机作好通信准备后，通过将 **IIC\_C1.WAIT** 位置 1 将 SCL 线释放为高电平，主机检测到这个高电平后会继续进行后续传输。

**IIC 主控通讯流程**



图表 27 IIC 主控通讯流程图

IIC 从机通讯流程



图表 28 IIC 从机通讯流程图

## 19.2 IIC 寄存器

### IIC\_C0 IIC 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				RW-0	RW-0	RW-0	RW-0
<b>IIC_SMPF&lt;3:0&gt;</b>				<b>IIC_IM</b>	<b>WTEN</b>	<b>IIC_MD</b>	<b>IIC_EN</b>

Bit7-4 **IIC\_SMPF<3:0>** : SCL 和 SDA 采样滤波时间 ( 要求远小于波特率设定的时钟周期 )  
 滤波时间  $T_{FLT} = \frac{IIC\_SMPF<3:0> + 1}{F_{SYSCLK}}$

Bit3 **IIC\_IM** : IIC 位中断模式选择位  
 1 : START 和 STOP 位不产生中断, 完成 1 个字节的接收或发送产生中断  
 0 : START 和 STOP 位产生中断, 完成 1 个字节的接收或发送产生中断

Bit2 **WTEN** : IIC 等待功能使能位  
 1 : 使能  
 0 : 关闭

Bit1 **IIC\_MD** : IIC 主/从模式选择位  
 1 : 从动模式  
 0 : 主控模式

Bit0 **IIC\_EN** : IIC 使能位  
 1 : 使能  
 0 : 关闭

### IIC\_C1 IIC 控制寄存器 1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	—	—	RW-0	RW-0	RW-0	RW-0	RW-0
—	—	—	<b>MTAI_MK</b>	<b>STOP</b>	<b>START</b>	<b>WAIT</b>	<b>ACK</b>

Bit7-5 保留

Bit4 **MTAI\_MK** : 地址传输完成中断屏蔽位 ( 作为从机读模式地址传输完成始终产生 )  
 1 : 地址传输完成产生中断  
 0 : 地址传输完成不产生中断

Bit3 **STOP** : STOP 位发送位  
 1 : 置 1 发送 STOP 位 ( 发送完成硬件自动清 0 )  
 0 : STOP 位发送完成

Bit2 **START** : START 位发送位  
 1 : 置 1 发送 START 位 ( 发送完成硬件自动清 0 )  
 0 : START 位发送完成

Bit1 **WAIT** : 从机等待释放位 ( 仅在 **IIC\_MD**=1 并且 **WTEN**=1 时有意义 )  
 1 : 置 1 释放从机等待状态 ( 完成下一字节传送时, 硬件自动清零 )  
 0 : 从机等待状态

Bit0 **ACK** : ACK 位发送选择位  
 1 : 发送 NACK  
 0 : 发送 ACK

**IIC\_STA IIC 状态寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
R-0	R-0	R-0	R-0	R-0	R-0	RW-0	RW-0
<b>SLV_ADF</b>	<b>SLV_RWF</b>	<b>STOP_F</b>	<b>START_F</b>	<b>ACK_F</b>	<b>BUF_ST</b>	<b>WERR</b>	<b>OERR</b>

- Bit7 **SLV\_ADF** : 从机已接收字节类型标志位  
 1 : 当前接收完成的字节为数据  
 0 : 当前接收完成的字节为地址
- Bit6 **SLV\_RWF** : 从机读写标志位  
 1 : 主机读从机  
 0 : 主机写从机
- Bit5 **STOP\_F** : STOP 位检测标志位  
 1 : 检测到 IIC 总线上有 STOP 位 ( 清 IIC\_IF.IIC\_IF 位时同步被清 0 )  
 0 : 未检测到 IIC 总线上有 STOP 位
- Bit4 **START\_F** : START 位检测标志位  
 1 : 检测到 IIC 总线上有 START 位 ( 清 IIC\_IF.IIC\_IF 位时同步被清 0 )  
 0 : 未检测到 IIC 总线上有 START 位
- Bit3 **ACK\_F** : ACK 位检测标志位  
 1 : 检测到 NACK  
 0 : 检测到 ACK
- Bit2 **BUF\_ST** : 缓冲器状态位  
 接收模式  
 1 : 接收缓冲器满 ( 读 IIC\_DATA 寄存器时同步被清 0 )  
 0 : 接收缓冲器未满 发送模式  
 1 : 发送缓冲器空 ( 写 IIC\_DATA 寄存器时同步被清 0 )  
 0 : 发送缓冲器未空
- Bit1 **OVT\_F** : IIC 超时标志位  
 1 : 超时 ( 清 IIC\_IF.IIC\_IF 位时同步清 0 , 也可软件清 0 )  
 0 : 未超时
- Bit0 **BFOV\_F** : 缓冲器溢出标志位接收模式 1 : 接收缓冲器溢出 ( 软件清 0 )  
 0 : 接收缓冲器未溢出 发送模式  
 1 : 发送写缓冲器溢出 ( 软件清 0 )  
 0 : 发送写缓冲器未溢出

**IIC\_BRR IIC 波特率寄存器 (用于主控模式, 从动模式下复用为 IIC\_ADDR 寄存器)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000_0000						
—	<b>IIC_BRR&lt;6:0&gt;</b>						

Bit7 保留

 Bit6-0 **IIC\_BRR<6:0>** : IIC 波特率  
 波特率  $IIC\_BR = \frac{F_{SYSCLK}}{(IIC\_BRR<6:0> + 1) \times 4}$ 
**IIC\_ADDR IIC 从地址寄存器 (用于从动模式, 主控模式下复用为 IIC\_BRR 寄存器)**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—	RW-000_0000						
—	<b>IIC_ADDR&lt;6:0&gt;</b>						

Bit7 保留

 Bit6-0 **IIC\_ADDR<6:0>** : IIC 从机地址

**IIC\_DATA IIC 数据寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>IIC_DATA&lt;7:0&gt;</b>							

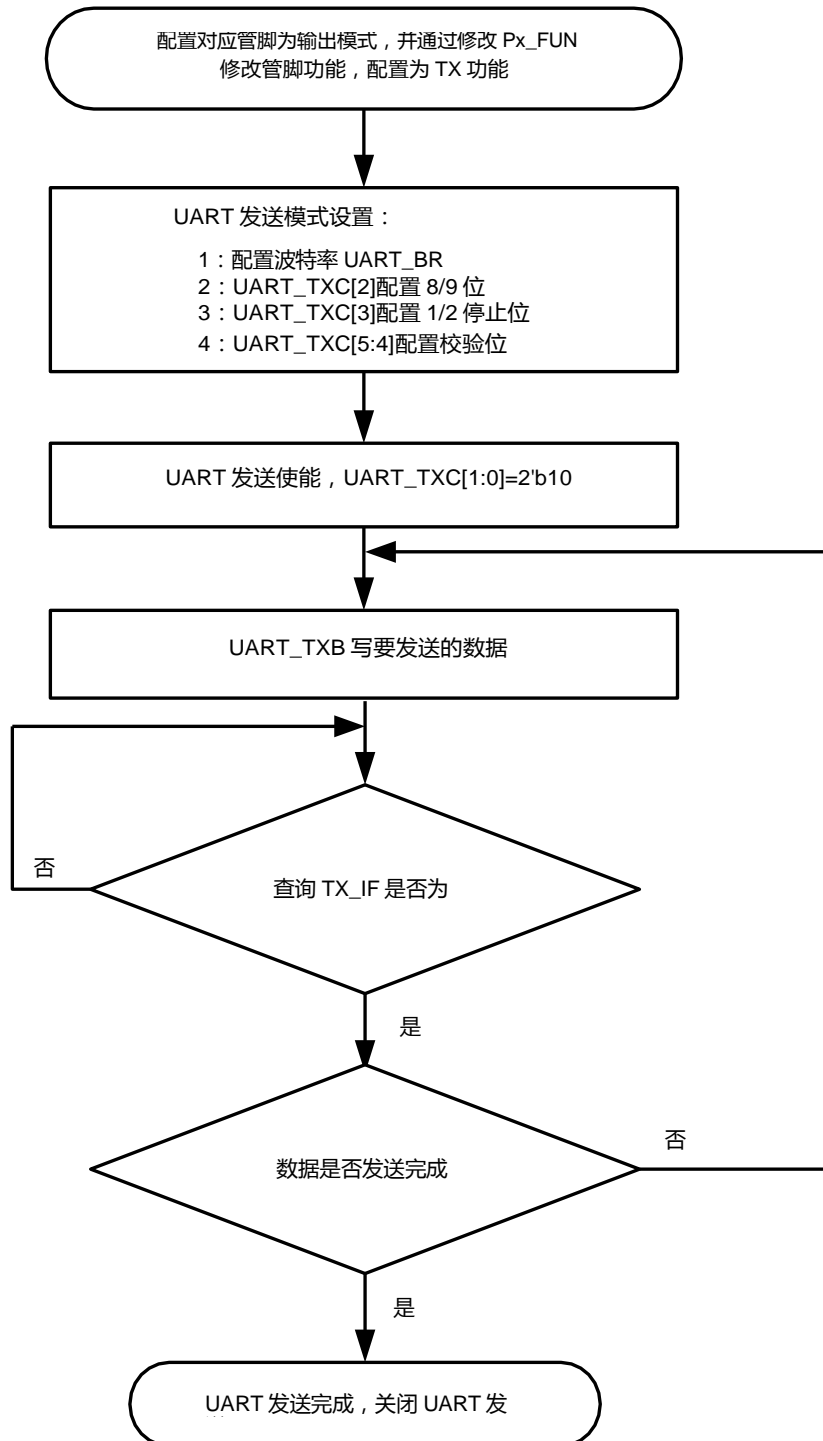
 Bit7-0 **IIC\_DATA<7:0>** : IIC 发送/接收数据

## 20 UART 异步收发器

### 20.1 描述

芯片内置 1 路 UART 异步收发器。

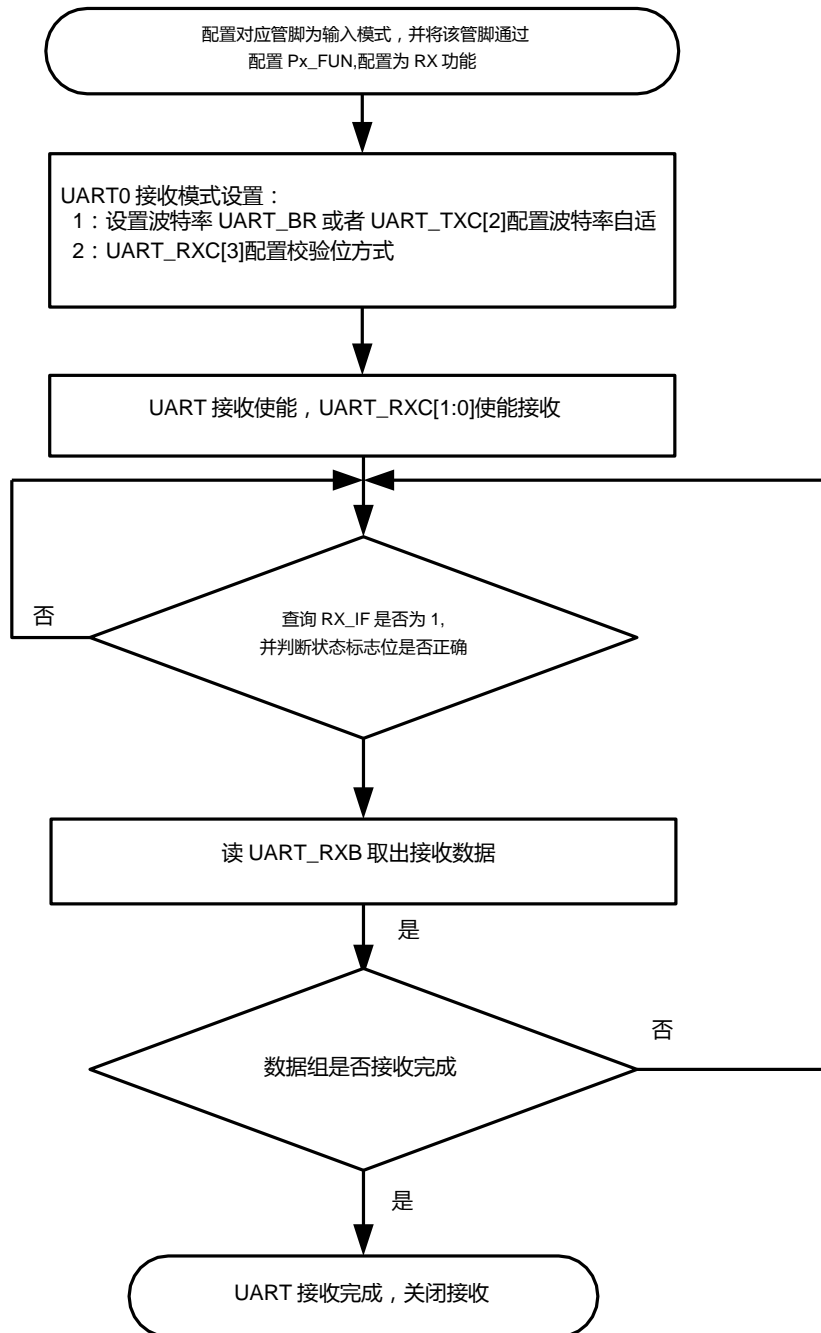
#### UART 发送操作流程



图表 29 UART 发送操作流程



UART 接收操作流程



图表 30 UART 接收操作流程图

## 20.2 UART 寄存器

### UARTn\_BRL UARTn 波特率寄存器低 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>UART_BRR&lt;7:0&gt;</b>							

Bit7-0 **UART\_BRR<7:0>** : UART 波特率低 8 位

### UARTn\_BRH UARTn 波特率寄存器高 8 位

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>UART_BRR&lt;15:8&gt;</b>							

Bit7-0 **UART\_BRR<15:8>** : UART 波特率高 8 位

### UARTn\_RXC UARTn 接收控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
R-0	R-0	R-0	R-0	RW-0	RW-0	RW-0	RW-0
<b>FERR</b>	<b>OERR</b>	<b>PERR</b>	<b>RX9D</b>	<b>PARS</b>	<b>BRFX</b>	<b>RXEN&lt;1:0&gt;</b>	

Bit7 **FERR** : UARTn 接收帧错误标志位

- 1 : 有帧错误
- 0 : 无帧错误

Bit6 **OERR** : UARTn 接收溢出错误标志位

- 1 : 有溢出错误
- 0 : 无溢出错误

Bit5 **PERR** : UARTn 接收校验错误标志位 ( 仅在 **RXEN<1:0>=11** 时有效 )

- 1 : 有校验错误
- 0 : 无校验错误

Bit4 **RX9D** : UARTn 接收第 9 位数据

Bit3 **PARS** : 奇偶校验选择位

- 1 : 偶校验
- 0 : 奇校验

Bit2 **保留**

Bit1-0 **RXEN<1:0>** : UARTn 接收使能位

- 11 : 使能 9 位数据接收 ( 影响奇偶校验标志 **PERR** )
- 10 : 使能 9 位数据接收 ( 不影响奇偶校验标志 **PERR** )
- 01 : 使能 8 位数据接收 ( 不影响奇偶校验标志 **PERR** )
- 10 : 关闭 RX 接收功能

### UARTn\_RXB UARTn 接收数据寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>RXB&lt;7:0&gt;</b>							

Bit7-0 **RXB<7:0>** : UARTn 接收数据

**UARTn\_TXC UARTn 发送控制寄存器**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
R-0	R-0	RW-00		RW-0	RW-0	RW-00	
<b>TXST</b>	<b>TXBF</b>	<b>TX9S&lt;1:0&gt;</b>		<b>STPS</b>	<b>TXDM</b>	<b>TXEN&lt;1:0&gt;</b>	

- Bit7      **TXST** : UARTn 发送状态标志位  
           1 : UARTn 发送未完成  
           0 : UARTn 发送已完成
- Bit6      **TXBF** : UARTn 发送缓冲区满标志位  
           1 : UARTn 发送缓冲区满  
           0 : UARTn 发送缓冲区空
- Bit5-4    **TX9S<1:0>** : UARTn 发送第 9 位数据格式选择位  
           11 : 发送数据 1  
           10 : 发送数据 0  
           01 : 发送偶校验  
           00 : 发送奇校验
- Bit3      **STPS** : 发送 STOP 位长度选择位  
           1 : 发送 2 位 STOP 位  
           0 : 发送 1 位 STOP 位
- Bit2      **TXDM** : UARTn 发送数据格式选择位  
           1 : 9 位数据  
           0 : 8 位数据
- Bit1-0    **TXEN<1:0>** : UARTn 发送使能位  
           11 : 使能, 发送空闲和发送寄存器空均产生中断  
           10 : 使能, 发送空闲产生中断  
           01 : 使能, 发送寄存器空产生中断  
           00 : 关闭

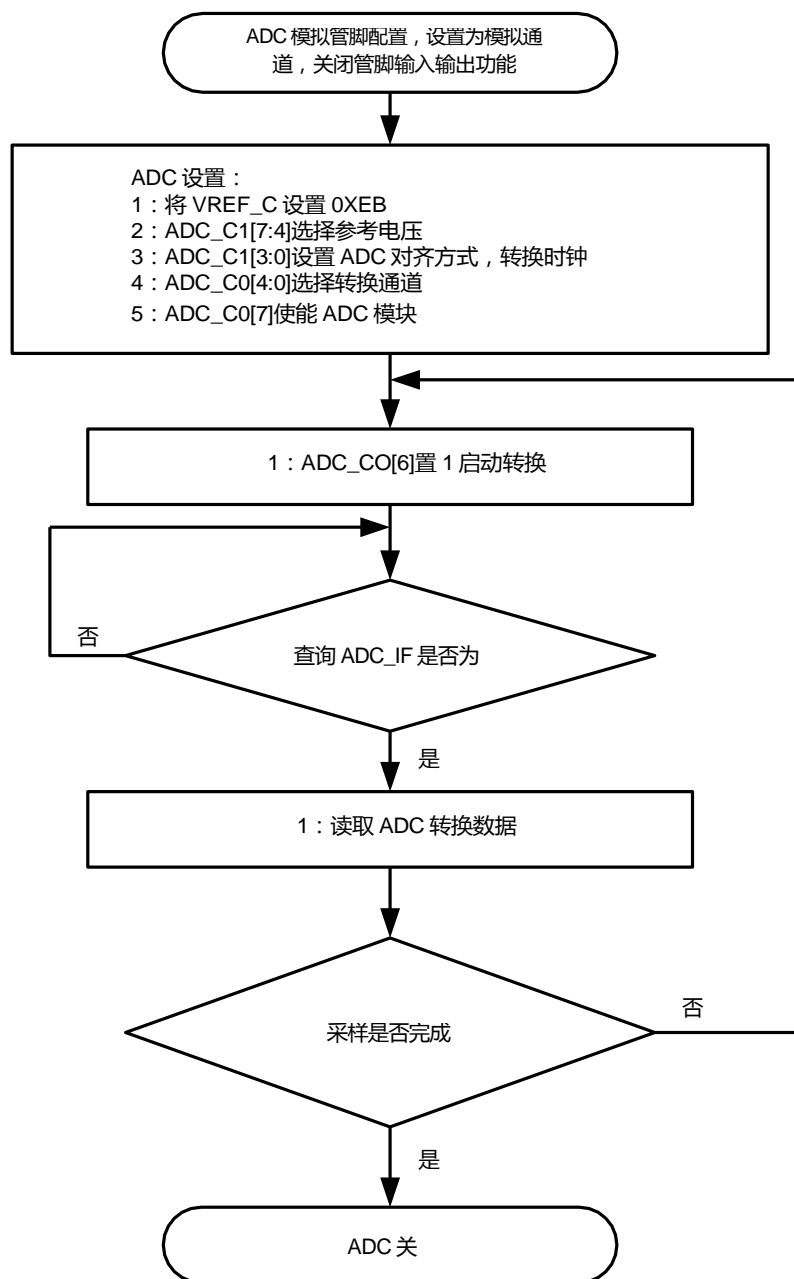
## 21 模数转换器 ADC

### 21.1 描述

芯片内置 12 位 SAR 结构 ADC，支持高速模式（最高采样率 100KHz）。

- 支持 17 个外部采样通道 AN0~AN16
- 支持内部 1/4VDD 检测通道
- 转换时间为 17 个 ADC\_CLK 加上 SMP\_T(默认设置为 3 个 ADC\_CLK),默认情况下转换为 20 个 ADC\_CLK

### ADC 操作流程



图表 31 ADC 操作流程图

## 21.2 ADC 寄存器

### ADC\_C0 ADC 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	—			RW-1_1111		
<b>ADC_EN</b>	<b>S_TRG</b>	—			<b>CH_SEL&lt;4:0&gt;</b>		

- Bit7 **ADC\_EN** : ADC 使能位  
 1 : 使能  
 0 : 关闭
- Bit6 **S\_TRG** : ADC 软件触发位  
 1 : 触发 ADC 转换  
 0 : 转换完成 ( 硬件自动清 0 )

Bit5 **保留**

- Bit4-0 **CH\_SEL<4:0>** : ADC 采样通道选择位  
 其他 : 所有通道关闭 10001 : 选择内部 1/4 VDD 通道  
 10000 : 选择通道 AN16  
 01111 : 选择通道 AN15  
 ... ..  
 00001 : 选择通道 AN1  
 00000 : 选择通道 AN0

### ADC\_C1 ADC 控制寄存器 1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	RW-0000			—	RW-0	RW-00	
	<b>VREF_S&lt;3:0&gt;</b>			—	<b>ADC_DM</b>	<b>ADC_CKS&lt;1:0&gt;</b>	

- Bit7-4 **VREFP\_S ADC 参考选择 ( 使用 VREF 需要先开启 VREF )**  
 1111 : 选择内部 VREF 0.2V      1110 : 选择内部 VREF 0.5V  
 1101 : 选择内部 VREF 1.2V      1100 : 选择内部 VREF 1.5V  
 1011 : 未用      1010 : 选择内部 VREF 1.024V  
 1001 : 选择内部 VREF 2.048V      1000 : 选择内部 VREF 2.5V  
 0010 : ADVP 复用端口输入参考      0001 : 选择内部 VDD  
 0000 : 关闭
- Bit3 **保留**
- Bit2 **ADC\_DM** : ADC 转换数据格式选择位  
 1 : 左对齐 ( 结果放置{**ADC\_DH<7:0>**, **ADC\_DL<7:4>** } )  
 0 : 右对齐 ( 结果放置{**ADC\_DH<3:0>**, **ADC\_DL<7:0>** } )
- Bit1-0 **ADC\_CKS<1:0>** : ADC 转换时钟 ADC\_CLK 选择位  
 11 : 系统时钟 SYS\_CLK 16 分频  
 10 : 系统时钟 SYS\_CLK 8 分频  
 01 : 系统时钟 SYS\_CLK 4 分频  
 00 : 系统时钟 SYS\_CLK 2 分频

**ADC\_C2 ADC 控制寄存器 2**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
—		RW-00		—	RW-011		
—		<b>ADC_CNT&lt;1:0&gt;</b>		—	<b>SMP_T&lt;2:0&gt;</b>		

Bit7-6 保留

 Bit5-4 **ADC\_CNT<1:0>** : ADC 转换次数选择位

11 : 8 次转换取平均                      10 : 4 次转换取平均

01 : 2 次转换取平均                      00 : 1 次转换

Bit3 保留

 Bit2-0 **SMP\_T<2:0>** : ADC 采样时间控制位

$$\text{采样时间 } T_{\text{SAMPLE}} = (\text{SMP\_T<2:0>} + 1) \times T_{\text{ADC\_CLK}}$$
**ADC\_DL ADC 结果寄存器低 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>ADC_DL&lt;7:0&gt;</b>							

 Bit7-0 **ADC\_DL<7:0>** : ADC 结果寄存器低 8 位

**ADC\_DH ADC 结果寄存器高 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>ADC_DH&lt;7:0&gt;</b>							

 Bit7-0 **ADC\_DH<7:0>** : ADC 结果寄存器高 8 位

## 22 触控按键控制器 TK

### 22.1 描述

芯片内置电容式触控按键检测模块，可将连接于 TKn 复用引脚的触控按键电容值转换为 TK\_CNT 的计数值，用户可通过调整外部基准电容 TKCX 的容值大小，以及设置 TK\_C1.TK\_VRFS<2:0>位调整 TKCX 充电到的参考电压，以适用于各种不同的应用环境。

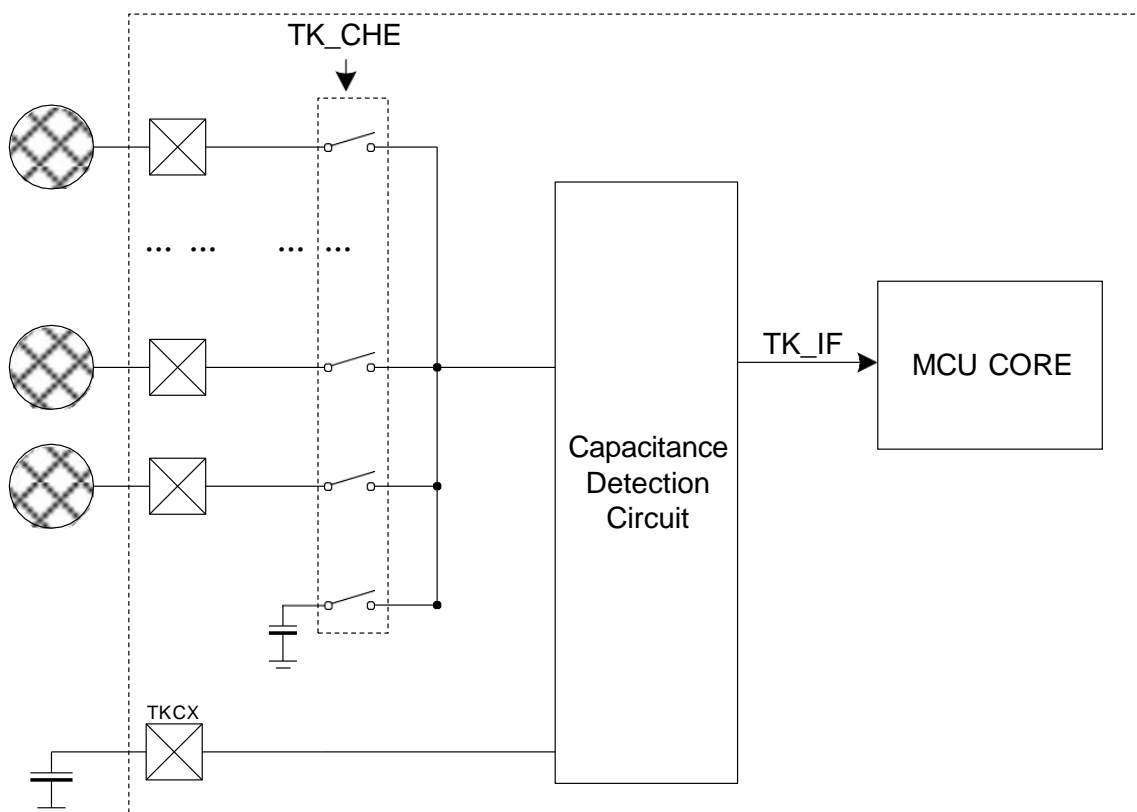
芯片最多支持 16 路触控按键检测通道 TK1~TK16，需注意的是，使能 TK 模块必须使能 VREF 模块

**TK 扫描溢出** 如果扫描放大倍数设置不合适，或者扫描过程中有异常干扰，都可能导致扫描过程中 TK\_CNT 计数溢出。溢出时将 TK 扫描溢出标志位 TK\_C0.TK\_OV 置 1，同时触发 TK 中断。

#### TK 扫描启动错误

启动扫描前，如果未对 TKCX 电容进行初始化，会产生启动错误。启动错误发生时将 TK 扫描启动错误标志位 TK\_C0.TK\_ERR 置 1，同时触发 TK 中断。

### 22.2 TK 功能框图



图表 32 TK 功能框图

## 22.3 TK 寄存器

### TK\_C0 TK 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	—	—	R-0	R-0	—	RW-0
<b>TK_EN</b>	<b>TK_VTKS</b>	—	—	<b>TK_OV</b>	<b>TK_ERR</b>	—	<b>TK_GO</b>

- Bit7 **TK\_EN** : TK 模块使能位  
 1 : 使能  
 0 : 关闭
- Bit6 **TK\_VTKEM** : TK 模块基准电源使能  
 1 : 使能  
 0 : 关闭
- Bit5-4 保留
- Bit3 **TK\_OV** : TK 扫描溢出标志位  
 1 : 上一次扫描结果溢出  
 0 : 上一次扫描结果未溢出
- Bit2 **TK\_ERR** : TK 扫描启动错误标志位  
 1 : 上一次扫描发生启动错误  
 0 : 上一次扫描未发生启动错误
- Bit1 保留
- Bit0 **TK\_GO** : TK 扫描触发位  
 1 : 启动 TK 扫描  
 0 : TK 扫描已完成

### TK\_C1 TK 控制寄存器 1

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000				—	RW-000		
<b>TK_FLT&lt;3:0&gt;</b>				—	<b>TK_VRFS&lt;2:0&gt;</b>		

- Bit7-4 **TK\_FLT<3:0>** : TK 滤波控制位  
 0000 : 滤波关闭  
 其他 : TK 滤波时间  $T_{FLT} = \frac{TK\_FLT<3:0> + 1}{F_{TKCLK}}$
- Bit3 保留
- Bit2-0 **TK\_VRFS<2:0>** : TK 检测阈值选择位, 需使能 VREF 模块, 请查看 18 节  
 111 : 2.0V    110 : 1.6V    101 : 1.4V    100 : 1.2V  
 011 : 1.0V    010 : 0.8V    001 : 0.6V    000 : 0.2V

### TK\_C2 TK 控制寄存器 2

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0_0000				RW-00		
<b>SOFT_CK</b>	<b>TK_DIV&lt;4:0&gt;</b>				<b>TK_CKS&lt;1:0&gt;</b>		

- Bit7 **SOFT\_CK**  
 1 : 设置为 1  
 0 : 设置为 0



Bit6-2      **TK\_DIV<4:0>** : TK 扫描时钟分频位

$$F_{TKCLK} = \frac{F_{TK\_SRC}}{(TK\_DIV<5:0> + 1) \times 2}$$

Bit1-0      **TK\_CKS<1:0>** : TK 扫描时钟源 TK\_SRC 选择位

11 : 软件控制 SOFT\_CK

10 : 选择 HRC

01 : 选择 LRC

00 : 选择系统时钟 SYSCLK

**TK\_CHEL**      **TK 扫描通道使能寄存器低 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>TK_CHE&lt;7:0&gt;</b>							

Bit7-0      **TK\_CHE<7:0>** : TK 扫描通道使能位 ( 对应 TK8~TK1 )

1 : 使能 TKn 扫描通道

0 : 关闭 TKn 扫描通道

**TK\_CHEM**      **TK 扫描通道使能寄存器高 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>TK_CHE&lt;15:8&gt;</b>							

Bit7-0      **TK\_CHE <15:8>** : TK 扫描通道使能位 ( 对应 TK16~TK9 )

1 : 使能 TKn 扫描通道

0 : 关闭 TKn 扫描通道

**TK\_CNTL**      **TK 扫描结果寄存器低 8 位**

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>TK_CNT&lt;7:0&gt;</b>							

Bit7-0      **TK\_CNT<7:0>** : TK 扫描结果低 8 位

**TK\_CNTH**      **TK 扫描结果寄存器高 8 位**

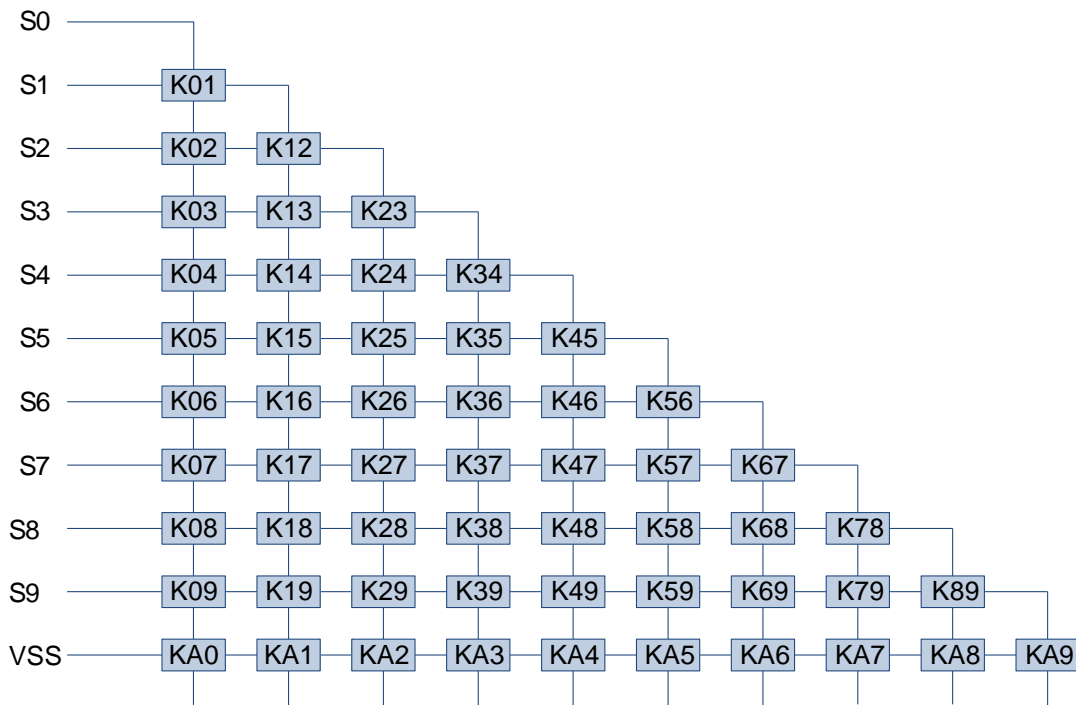
Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>TK_CNT&lt;15:8&gt;</b>							

Bit7-0      **TK\_CNT<15:8>** : TK 扫描结果高 8 位

## 23 梯形按键扫描 KEYS

### 23.1 描述

芯片内置梯形按键扫描模块 KEYS，最多支持 10 个与 IO 端口复用的扫描通道 S0~S9，配合 VSS 最多可实现 55 个按键的梯形扫描网络。支持在低功耗休眠状态下运行，检测到有效按键产生 KEYS 中断，并唤醒芯片。

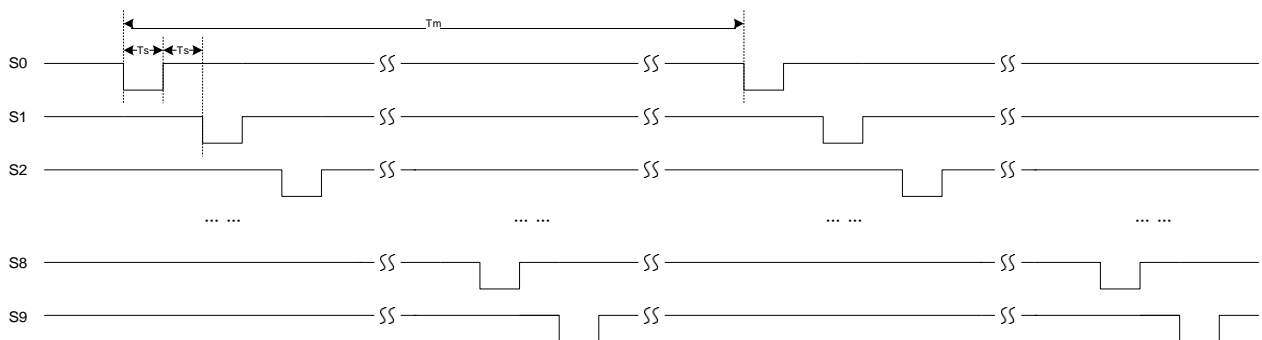


图表 33 KEYS 键扫矩阵

### 23.2 扫描

如下图示，当启动 KEYS 扫描功能后，S0~S9 复用端口依次发出如下扫描波形。Ts 为端口扫描脉冲宽度（与扫描脉冲间隔等宽），由 KEYS\_C.KEYS\_TS 配置。Tm 为扫描周期，由 KEYS\_C.KEYS\_TM 配置。

S0~S9 复用端口可通过相应端口的 Pn\_FUN 寄存器单独配置是否使能扫描功能，未使能 KEYS 扫描功能的端口不输出扫描波形，可用于通用 IO 或其他复用功能；用于扫描的端口，用户需将其配置为开漏输出模式，同时使能每个端口的弱上拉功能。



图表 34 KEYS 扫描波形

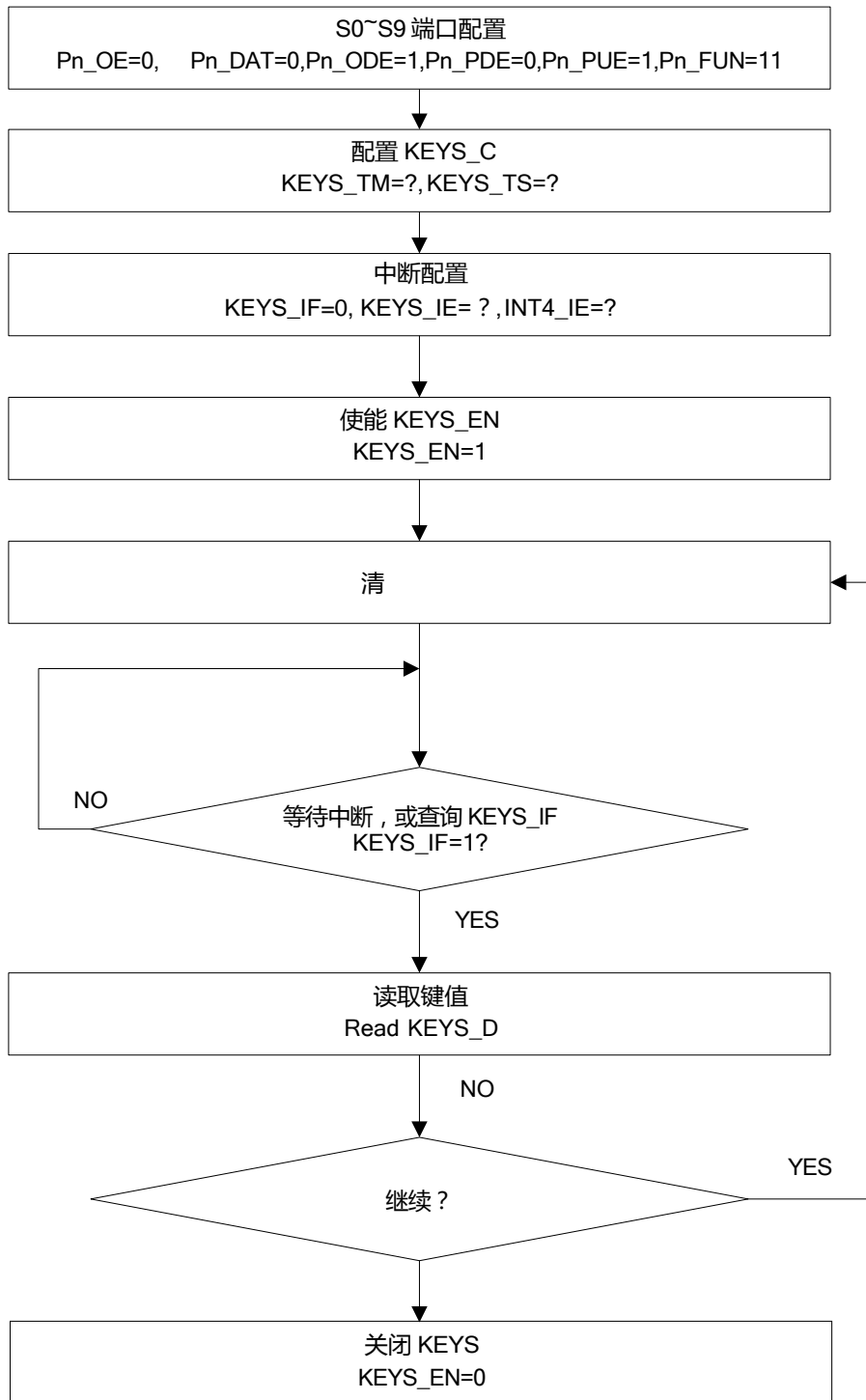
### 23.3 判 键

在 KEYS 扫描过程中，如果判断到有效按键输入，KEYS\_D 寄存器会记录下有效按键的代码，同时产生 KEYS 中断。如果扫描运行在低功耗睡眠模式下，该中断可唤醒芯片。

KEYS\_D 寄存器中记录的按键代码如图《KEYS 键扫矩阵》所示，高 4 位代表扫描线，低 4 位代表判到有效输入的线。例如，当扫描 S1 时，判到有效的 S9 输入，KEYS\_D 中记录键值为 19H，代表 S1 和 S9 相交处的按键 K19 有效。

通过 KEYS\_ME 位可使能多键功能，当 KEYS\_ME=1 时，扫描到多于一个以上按键时会产生 KEYS\_IF 中断，KEYS\_D 寄存器输出 EEh，用户可通过软件进一步判别多键；当 KEYS\_ME=0 时，屏蔽多键识别功能，扫描到多键不会产生 KEYS\_IF 中断。

## 23.4 配置流程



图表 35 KEYS 配置流程图

## 23.5 KEYS 寄存器

### KEYS\_C KEYS 控制寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	—	RW-00		RW-00		RW-0	—
<b>KEYS_EN</b>	—	<b>KEYS_TM&lt;1:0&gt;</b>		<b>KEYS_TS&lt;1:0&gt;</b>		<b>KEYS_ME</b>	—

- Bit7      **KEYS\_EN** : KEYS 使能位  
           1 : 使能  
           0 : 关闭
- Bit6      保留
- Bit5-4    **KEYS\_TM<1:0>**: KEYS 扫描周期  
           11 : 64ms  
           10 : 48ms  
           01 : 32ms  
           00 : 16ms
- Bit3-2    **KEYS\_TS<1:0>** : KEYS 扫描脉宽  
           11 : 1ms ( 禁止 KEYS\_TM<1:0>设置为 00 )  
           10 : 512us  
           01 : 256us  
           00 : 128us
- Bit1      **KEYS\_ME** : KEYS 多键使能 1 :  
           使能 ( multi-key 产生中断 ) 0 :  
           关闭 ( multi-key 不产生中断 )
- Bit0      保留

### KEYS\_D KEYS 扫描键值寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
R-1111_1111							
<b>KEYS_D&lt;7:0&gt;</b>							

Bit7-0    **KEYS\_D<7:0>** : 扫描报键号码

注 : 对中断标志位 KEYS\_IF 清零同时触发 KEYS\_D 寄存器复位为 FFh。

## 24 内部参考电压 VREF

### 24.1 描述

芯片内置高精度参考电压模块 VREF，出厂校准精度  $< \pm 1.5\%$ 。

VREF 模块用于 ADC 和 TK 的内部参考电压，当 ADC 或 TK 选择 VREF 作为参考时，需预先通过 VREF\_C 寄存器使能 VREF 模块，不使用 VREF 时需将模块关闭，以节省电流消耗。

### 24.2 VREF 寄存器

#### VREF\_C VREF 配置寄存器

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0000_0000							
<b>VREF_C&lt;7:0&gt;</b>							

Bit7-0 **VREF\_C<7:0>** : VREF 配置位

EBH : 使能内部参考电压

00H : 关闭 VREF 模块

其他 : 保留

## 25 低电压检测 LVD

### 25.1 描述

芯片内置低电压检测模块 LVD。该模块用于监测 VDD 电压，也可用于对 LVDIN 复用端口输入电压进行监测。

### 25.2 LVD 寄存器

#### LVD\_C0 LVD 控制寄存器 0

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RW-0	RW-0	RW-0	RW-0	RW-0	RW-000		
<b>LVD_EN</b>	<b>LVD_IM</b>	<b>LVD_FLT</b>	<b>LVD_CKS</b>	<b>LVD_INS</b>	<b>LVD_VS&lt;2:0&gt;</b>		

Bit7	<b>LVD_EN</b> : LVD 使能位 1 : 使能 0 : 关闭
Bit6	<b>LVD_IM</b> : LVD 中断模式选择位 1 : 被监测电压由高于比较阈值产生 LVD 中断 0 : 被监测电压由低于比较阈值产生 LVD 中断
Bit5	<b>LVD_FLT</b> : LVD 滤波选择位 1 : 7 个 LVD 工作时钟 0 : 关闭滤波器
Bit4	<b>LVD_CKS</b> : LVD 工作时钟选择位 1 : 内部低频时钟 LRC 0 : 系统时钟 SYS_CLK
Bit3	<b>LVD_INS</b> : 被监测电压选择位 1 : LVDIN 复用管脚 ( 比较阈值电压固定为 1.2V ) 0 : VDD
Bit2-0	<b>LVD_VS&lt;2:0&gt;</b> : 阈值电压选择位 ( 仅用于监测 VDD ) 111 : 4.6V    110 : 4.2V    101 : 3.8V    100 : 3.4V 011 : 3.0V    010 : 2.6V    001 : 2.2V    000 : 1.8V

## 26 指令集

### 26.1 算术运算指令

指令		描述	字节	周期
ADD	A, Rn	$A = A + Rn$	1	1
ADD	A, direct	$A = A + [direct]$	2	2
ADD	A, @Ri	$A = A + [Ri]$	1	2
ADD	A, #data	$A = A + data$	2	2
ADDC	A, Rn	$A = A + Rn + C$	1	1
ADDC	A, direct	$A = A + [direct] + C$	2	2
ADDC	A, @Ri	$A = A + [Ri] + C$	1	2
ADDC	A, #data	$A = A + data + C$	2	2
SUBB	A, Rn	$A = A - Rn - C$	1	1
SUBB	A, direct	$A = A - [direct] - C$	2	2
SUBB	A, @Ri	$A = A - [Ri] - C$	1	2
SUBB	A, #data	$A = A - data - C$	2	2
INC	A	$A = A + 1$	1	1
INC	Rn	$Rn = Rn + 1$	1	2
INC	direct	$[direct] = [direct] + 1$	2	3
INC	@Ri	$[Ri] = [Ri] + 1$	1	3
DEC	A	$A = A - 1$	1	1
DEC	Rn	$Rn = Rn - 1$	1	2
DEC	direct	$[direct] = [direct] - 1$	2	3
DEC	@Ri	$[Ri] = [Ri] - 1$	1	3
INC	DPTR	$DPTR = DPTR + 1$	1	4
MUL	AB	$B:A = B \times A$	1	11
DIV	AB	$A = \text{Int} [A/B] ; B = \text{Mod} [A/B]$	1	11
DA	A	十进制调整	1	1



## 26.2 逻辑操作指令

指令	描述	字节	周期
ANL	A, Rn	$A = A \text{ and } Rn$	1
ANL	A, direct	$A = A \text{ and } [direct]$	2
ANL	A, @Ri	$A = A \text{ and } [Ri]$	1
ANL	A, #data	$A = A \text{ and } data$	2
ANL	direct, A	$[direct] = [direct] \text{ and } A$	2
ANL	direct, #data	$[direct] = [direct] \text{ and } data$	3
ORL	A, Rn	$A = A \text{ or } Rn$	1
ORL	A, direct	$A = A \text{ or } [direct]$	2
ORL	A, @Ri	$A = A \text{ or } [Ri]$	1
ORL	A, #data	$A = A \text{ or } data$	2
ORL	direct, A	$[direct] = [direct] \text{ or } A$	2
ORL	direct, #data	$[direct] = [direct] \text{ or } data$	3
XRL	A, Rn	$A = A \text{ xor } Rn$	1
XRL	A, direct	$A = A \text{ xor } [direct]$	2
XRL	A, @Ri	$A = A \text{ xor } [Ri]$	1
XRL	A, #data	$A = A \text{ xor } data$	2
XRL	direct, A	$[direct] = [direct] \text{ xor } A$	2
XRL	direct, #data	$[direct] = [direct] \text{ xor } data$	3
CLR	A	$A = 00H$	1
CPL	A	$A = \text{not } A$	1
RL	A	$A<7:0> = \{A<6:0>, A<7>\}$	1
RLC	A	$\{C, A<7:0>\} = \{A<7:0>, C\}$	1
RR	A	$A<7:0> = \{A<0>, A<7:1>\}$	1
RRC	A	$\{C, A<7:0>\} = \{A<0>, C, A<7:1>\}$	1
SWAP	A	$A<7:0> = \{A<3:0>, A<7:4>\}$	1

**26.3 数据传送指令**

指令		描述	字节	周期
MOV	A, Rn	A = Rn	1	1
MOV	A, direct	A = [direct]	2	2
MOV	A, @Ri	A = [Ri]	1	2
MOV	A, #data	A = data	2	2
MOV	Rn, A	Rn = A	1	2
MOV	Rn, direct	Rn = [direct]	2	3
MOV	Rn, #data	Rn = data	2	2
MOV	direct, A	[direct] = A	2	2
MOV	direct, Rn	[direct] = Rn	2	2
MOV	direct1, direct2	[direct1] = [direct2]	3	3
MOV	direct, @Ri	[direct] = [Ri]	2	3
MOV	direct, #data	[direct] = data	3	3
MOV	@Ri, A	[Ri] = A	1	2
MOV	@Ri, direct	[Ri] = [direct]	2	3
MOV	@Ri, #data	[Ri] = data	2	2
MOV	DPTR, #data 16	DPTR = data(16-bit)	3	3
MOVC	A, @A+DPTR	A = [A+DPTR](程序代码)	1	7
MOVC	A, @A+PC	A = [A+PC](程序代码)	1	8
MOVX	A, @Ri	A = [Ri](核外 RAM)	1	5
MOVX	A, @DPTR	A = [DPTR](核外 RAM)	1	6
MOVX	@Ri, A	[Ri](核外 RAM) = A	1	4
MOVX	@DPTR, A	[DPTR](核外 RAM) = A	1	5
PUSH	direct	SP=SP+1, [SP] = [direct]	2	5
POP	direct	[direct] = [SP], SP = SP-1	2	5
XCH	A, Rn	A ↔ Rn	1	3
XCH	A, direct	A ↔ [direct]	2	4
XCH	A, @Ri	A ↔ [Ri]	1	4
XCHD	A, @Ri	A<3:0> ↔ [Ri]<3:0>	1	4

## 26.4 位操作指令

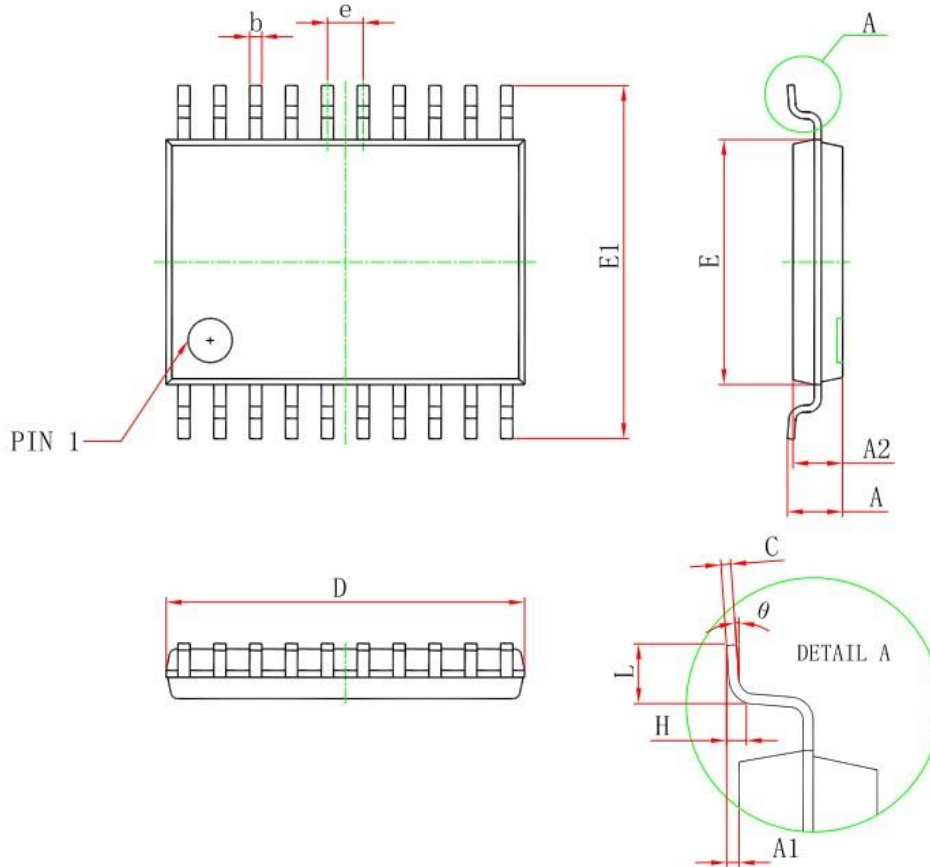
指令		描述	字节	周期
CLR	C	$C = 0$	1	1
CLR	bit	bit = 0	2	3
SETB	C	$C = 1$	1	1
SETB	bit	bit = 1	2	3
CPL	C	$C = \text{not } C$	1	1
CPL	bit	bit = not bit	2	3
ANL	C, bit	$C = C \text{ and bit}$	2	2
ANL	C, /bit	bit = C and (not bit)	2	2
ORL	C, bit	$C = C \text{ or bit}$	2	2
ORL	C, /bit	bit = C or (not bit)	2	2
MOV	C, bit	$C = \text{bit}$	2	2
MOV	bit, C	bit = C	2	3

## 26.5 程序转移指令

指令		描述	字节	周期
ACALL	addr11	2K 空间子程序调用	2	7
LCALL	addr16	64K 空间子程序调用	3	7
RET		调用程序返回	1	8
RETI		中断返回	1	8
AJMP	addr11	2K 空间程序跳转	2	4
LJMP	addr16	64K 空间程序跳转	3	5
SJMP	rel	相对短跳转	2	4
JMP	@A+DPTR	相对长跳转	1	6
JZ	rel	相对短跳转(如果 A=0)	2	3/5
JNZ	rel	相对短跳转(如果 A≠0)	2	3/5
JC	rel	相对短跳转(如果 C=1)	2	2/4
JNC	rel	相对短跳转(如果 C=0)	2	2/4
JB	bit, rel	相对短跳转(如果 bit=1)	3	4/6
JNB	bit, rel	相对短跳转(如果 bit=0)	3	4/6
JBC	bit, rel	相对短跳转(如果 bit=1), bit = 0	3	4/6
CJNE	A, direct, rel	相对短跳转(如果 A≠[direct])	3	4/6
CJNE	A, #data, rel	相对短跳转(如果 A≠data)	3	4/6
CJNE	Rn, #data, rel	相对短跳转(如果 Rn≠data)	3	4/6
CJNE	#Ri, #data, rel	相对短跳转(如果[Ri]≠data)	3	4/6
DJNZ	Rn, rel	$Rn=Rn-1$ , 相对短跳转(如果 $Rn \neq 0$ )	2	3/5
DJNZ	direct, rel	$[\text{direct}] = [\text{direct}] - 1$ , 相对短跳转(如果 $[\text{direct}] \neq 0$ )	2	3/5
NOP		空操作	1	1

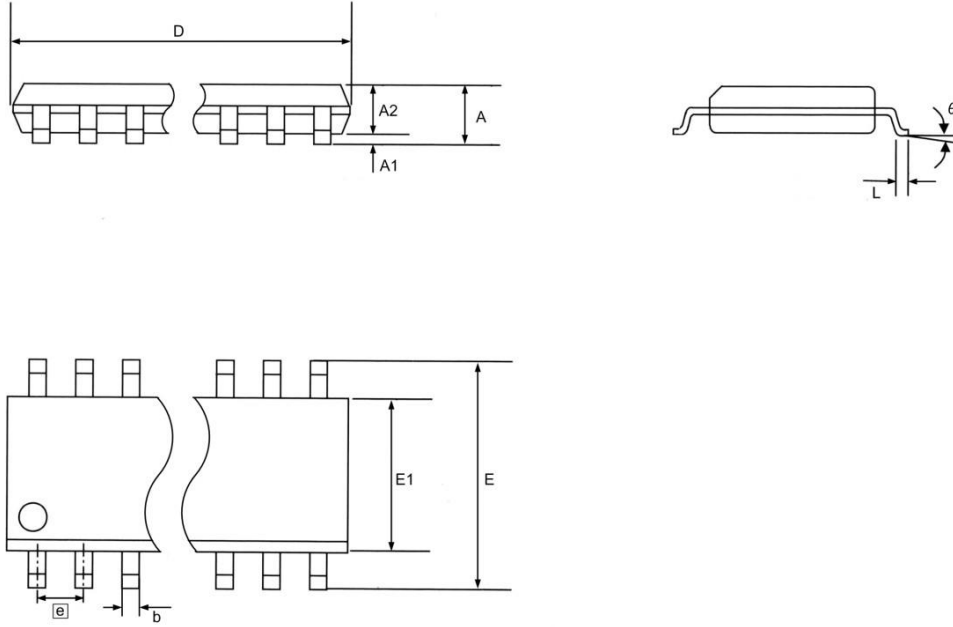
## 27 封装信息

TSSOP20



标号	公制 (mm)		英制 (inch)	
	MIN	MAX	MIN	MAX
D	6.400	6.600	0.252	0.259
E	4.300	4.500	0.169	0.177
b	0.190	0.300	0.082	0.099
c	0.090	0.200	0.004	0.008
E1	6.250	6.550	0.246	0.258
A		1.200		0.047
A2	0.800	1.000	0.031	0.039
A1	0.050	0.150	0.002	0.006
e	0.65(BSC)		0.026 (BSC)	
L	0.500	0.700	0.020	0.028
H	0.25(TYP)		0.01(TYP)	
$\theta$	1°	7°	1°	7°

## SOP16



标号	公制 (mm)		英制 (inch)	
	MIN	MAX	MIN	MAX
D	9.70	10.10	0.382	0.398
E	5.80	6.20	0.228	0.245
b	0.39	0.48	0.015	0.019
E1	3.70	4.10	0.145	0.162
A		1.77		0.070
A2	1.20	1.60	0.047	0.063
A1	0.08	0.28	0.003	0.011
e	1.27(BSC)		0.050 (BSC)	
L	0.50	0.80	0.02	0.032
$\theta$	0°	8°	0°	8°